

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Masanori TAKEUCHI, et al.

Application No.:

Group Art Unit:

Filed: March 24, 2004

Examiner:

For: DISPLAY APPARATUS AND DISPLAY DRIVING METHOD FOR EFFECTIVELY
ELIMINATING THE OCCURRENCE OF A MOVING IMAGE FALSE CONTOUR

SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s)
herewith a certified copy of the following foreign application:

Japanese Patent Application No(s). 2003-187702

Filed: June 30, 2003

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing
date(s) as evidenced by the certified papers attached hereto, in accordance with the
requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: March 24, 2004

By: 

H. J. Staas
Registration No. 22,010

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 6 月 3 0 日
Date of Application:

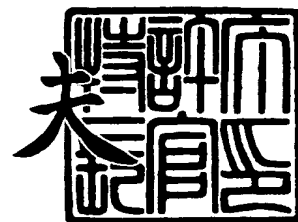
出 願 番 号 特 願 2 0 0 3 - 1 8 7 7 0 2
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 8 7 7 0 2]

出 願 人 富 士 通 日 立 プ ラ ズ マ デ ィ ス プ レ イ 株 式 会 社
Applicant(s):

2 0 0 4 年 2 月 1 2 日

特 許 庁 長 官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0300068

【提出日】 平成15年 6月30日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 G09G 3/28
G09G 3/20

【発明の名称】 ディスプレイ装置およびディスプレイの駆動方法

【請求項の数】 22

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 竹内 正憲

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 田島 正也

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 千秋 豊

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 太田 隼二

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 山本 晃

【特許出願人】

【識別番号】 599132708

【氏名又は名称】 富士通日立プラズマディスプレイ株式会社

【代理人】

【識別番号】 100077517

【弁理士】

【氏名又は名称】 石田 敬

【電話番号】 03-5470-1900

【選任した代理人】

【識別番号】 100092624

【弁理士】

【氏名又は名称】 鶴田 準一

【選任した代理人】

【識別番号】 100100871

【弁理士】

【氏名又は名称】 土屋 繁

【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

【選任した代理人】

【識別番号】 100081330

【弁理士】

【氏名又は名称】 樋口 外治

【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0003411

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ディスプレイ装置およびディスプレイの駆動方法

【特許請求の範囲】

【請求項 1】 発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイ装置であって、

入力信号の階調数を圧縮して第 1 階調数の第 1 の中間画像信号を出力するゲイン制御回路と、

前記第 1 の中間画像信号を受け取り、該第 1 の中間画像信号の階調数を再圧縮して第 2 階調数の第 2 の中間画像信号を出力するサブゲイン制御回路と、

該第 2 の中間画像信号を受け取り、誤差拡散処理により階調数を疑似的に増加する誤差拡散回路とを備えることを特徴とするディスプレイ装置。

【請求項 2】 請求項 1 に記載のディスプレイ装置において、さらに、

階調数が前記第 1 階調数となるように、1 フィールドを複数のサブフィールドで構成した第 1 のサブフィールド配列設定手段と、

階調数が前記第 1 階調数よりも小さい前記第 2 階調数となるように、1 フィールドを複数のサブフィールドで構成した第 2 のサブフィールド配列設定手段とを備えることを特徴とするディスプレイ装置。

【請求項 3】 請求項 2 に記載のディスプレイ装置において、前記第 2 のサブフィールド配列設定手段は、低階調を除く任意の階調を表示するときに発光させるサブフィールドのうち、最も重いサブフィールドを少なくとも他の 1 つのサブフィールドと共に点灯させることを特徴とするディスプレイ装置。

【請求項 4】 請求項 2 に記載のディスプレイ装置において、前記第 1 のサブフィールド配列設定手段は、前記第 1 階調数 m となる複数のサブフィールドの配列を設定し、且つ、前記第 2 のサブフィールド配列設定手段は、前記第 2 階調数 n となる複数のサブフィールドの配列を設定する（ここで、 m , n は自然数、 $n < m$ ）ことを特徴とするディスプレイ装置。

【請求項 5】 請求項 4 に記載のディスプレイ装置において、前記サブゲイン制御回路は、 $(n-1)/(m-1)$ を乗算して前記第 1 階調数の前記第 1 の中間画像信号を圧縮し、前記第 2 階調数の前記第 2 の中間画像信号を生成するこ

とを特徴とするディスプレイ装置。

【請求項 6】 請求項 5 に記載のディスプレイ装置において、前記サブゲイン制御回路は、 n 階調を複数の領域に分割し、該分割された各領域を傾きが自然数分の一の各直線の集合で折れ線近似して前記係数 $(n-1)/(m-1)$ の乗算を行うことを特徴とするディスプレイ装置。

【請求項 7】 第 1 階調数の入力画像信号から該第 1 階調数よりも少ない第 2 階調数の第 1 画像信号を生成するメインパスと、

前記第 2 階調数よりも少ない第 3 階調数の第 2 画像信号を生成するサブパスと

前記メインパスで生成された第 1 画像信号と前記サブパスで生成された第 2 画像信号とを切り替えて出力するスイッチ回路と、

前記入力画像信号およびそれを加工した信号から画像の動き量が所定値を超える動き領域を検出し、該動き領域では前記スイッチ回路を前記第 1 画像信号から前記第 2 画像信号に切り替えるパス切り替え制御部とを備え、発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイ装置であって、前記メインパスは、

前記第 1 階調数の前記入力画像信号を受け取って、第 4 階調数の第 1 の中間画像信号を出力するゲイン制御回路と、

前記第 1 の中間画像信号を受け取って、前記第 2 階調数の第 2 の中間画像信号を出力するサブゲイン制御回路と、

該サブゲイン制御回路の出力信号を受け取り、誤差拡散を行って前記第 1 画像信号を出力する誤差拡散回路とを備えることを特徴とするディスプレイ装置。

【請求項 8】 請求項 7 に記載のディスプレイ装置において、さらに、

階調数が前記第 4 階調数となるように、1 フィールドを複数のサブフィールドで構成した第 1 のサブフィールド配列設定手段と、

階調数が前記第 4 階調数よりも小さい前記第 2 階調数となるように、1 フィールドを複数のサブフィールドで構成した第 2 のサブフィールド配列設定手段とを備えることを特徴とするディスプレイ装置。

【請求項 9】 請求項 8 に記載のディスプレイ装置において、前記第 2 のサ

ブフィールド配列設定手段は、低階調を除く任意の階調を表示するときに発光させるサブフィールドのうち、最も重いサブフィールドを少なくとも他の1つのサブフィールドと共に点灯させることを特徴とするディスプレイ装置。

【請求項10】 請求項8に記載のディスプレイ装置において、前記第1のサブフィールド配列設定手段は、前記第4階調数 m となる複数のサブフィールドの配列を設定し、且つ、前記第2のサブフィールド配列設定手段は、前記第2階調数 n となる複数のサブフィールドの配列を設定する（ここで、 m 、 n は自然数、 $n < m$ ）ことを特徴とするディスプレイ装置。

【請求項11】 請求項10に記載のディスプレイ装置において、前記サブゲイン制御回路は、 $(n-1)/(m-1)$ を乗算して前記第4階調数の前記第1の中間画像信号を圧縮し、前記第2階調数の前記第2の中間画像信号を生成することを特徴とするディスプレイ装置。

【請求項12】 請求項11に記載のディスプレイ装置において、前記サブゲイン制御回路は、 n 階調を複数の領域に分割し、該分割された各領域を傾きが自然数分の1の各直線の集合で折れ線近似して前記係数 $(n-1)/(m-1)$ の乗算を行うことを特徴とするディスプレイ装置。

【請求項13】 発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイの駆動方法であって、

入力画像信号の階調数を圧縮して第1階調数の第1の中間画像信号を生成し、
該第1の中間画像信号の階調数を再圧縮して第2階調数の第2の中間画像信号を生成し、

該第2の中間画像信号を誤差拡散処理して出力画像信号を生成することを特徴とするディスプレイの駆動方法。

【請求項14】 請求項13に記載のディスプレイの駆動方法において、さらに、

第1のサブフィールド配列設定において、階調数が前記第1階調数となるように、1フィールドを複数のサブフィールドで構成し、且つ、

第2のサブフィールド配列設定において、階調数が前記第1階調数よりも小さい前記第2階調数となるように、1フィールドを複数のサブフィールドで構成す

ることを特徴とするディスプレイの駆動方法。

【請求項 15】 請求項 14 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定は、前記第 1 階調数 m となる複数のサブフィールドの配列を設定し、且つ、前記第 2 のサブフィールド配列設定は、前記第 2 階調数 n となる複数のサブフィールドの配列を設定する（ここで、 m 、 n は自然数、 $n < m$ ）ことを特徴とするディスプレイの駆動方法。

【請求項 16】 請求項 15 に記載のディスプレイの駆動方法において、前記第 1 の中間画像信号の階調数を再圧縮して行う前記第 2 の中間画像信号の生成は、該第 1 の中間画像信号に対して $(n-1)/(m-1)$ を乗算することを特徴とするディスプレイの駆動方法。

【請求項 17】 請求項 16 に記載のディスプレイの駆動方法において、前記第 1 の中間画像信号の階調数を再圧縮して行う前記第 2 の中間画像信号の生成は、 n 階調を複数の領域に分割し、該分割された各領域を傾きが自然数分の一の各直線の集合で折れ線近似して前記係数 $(n-1)/(m-1)$ の乗算を行うことを特徴とするディスプレイの駆動方法。

【請求項 18】 第 1 階調数の入力画像信号から該第 1 階調数よりも少ない第 2 階調数の第 1 画像信号を生成するメインパスと、

前記第 2 階調数よりも少ない第 3 階調数の第 2 画像信号を生成するサブパスと

前記メインパスで生成された第 1 画像信号と前記サブパスで生成された第 2 画像信号とを切り替えて出力するスイッチ回路と、

前記入力画像信号およびそれを加工した信号から画像の動き量が所定値を超える動き領域を検出し、該動き領域では前記スイッチ回路を前記第 1 画像信号から前記第 2 画像信号に切り替えるパス切り替え制御部とを備え、発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイの駆動方法であって、前記メインパスにおいて、

前記第 1 階調数の入力画像信号に対して第 1 の演算を行って圧縮し、該第 1 階調数よりも少ない第 4 階調数の第 1 の中間画像信号を生成し、

該第 1 の中間画像信号に対して第 2 の演算を行って再圧縮し、前記第 4 階調数

よりも少ない前記第 2 階調数の第 2 の中間画像信号を出力し、

該第 2 の中間画像信号に対して誤差拡散処理を行って前記第 1 画像信号を生成することを特徴とするディスプレイの駆動方法。

【請求項 19】 請求項 18 に記載のディスプレイの駆動方法において、さらに、

第 1 のサブフィールド配列設定において、階調数が前記第 4 階調数となるように、1 フィールドを複数のサブフィールドで構成し、且つ、

第 2 のサブフィールド配列設定において、階調数が前記第 4 階調数よりも小さい前記第 2 階調数となるように、1 フィールドを複数のサブフィールドで構成することを特徴とするディスプレイの駆動方法。

【請求項 20】 請求項 19 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定は、前記第 4 階調数 m となる複数のサブフィールドの配列を設定し、且つ、前記第 2 のサブフィールド配列設定は、前記第 2 階調数 n となる複数のサブフィールドの配列を設定する（ここで、 m 、 n は自然数、 $n < m$ ）ことを特徴とするディスプレイの駆動方法。

【請求項 21】 請求項 20 に記載のディスプレイの駆動方法において、前記第 1 の中間画像信号の階調数を再圧縮して行う前記第 2 の中間画像信号の生成は、該第 1 の中間画像信号に対して $(n-1)/(m-1)$ を乗算することを特徴とするディスプレイの駆動方法。

【請求項 22】 請求項 21 に記載のディスプレイの駆動方法において、前記第 1 の中間画像信号の階調数を再圧縮して行う前記第 2 の中間画像信号の生成は、 n 階調を複数の領域に分割し、該分割された各領域を傾きが自然数分の一の各直線の集合で折れ線近似して前記係数 $(n-1)/(m-1)$ の乗算を行うことを特徴とするディスプレイの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ディスプレイ装置およびディスプレイの駆動方法に関し、特に、プラズマディスプレイパネル（PDP: Plasma Display Panel）を駆動するのに適

したディスプレイ装置およびディスプレイの駆動方法に関する。

【0002】

近年、表示装置の大型化に伴って薄型の表示装置が要求され、各種類の薄型の表示装置が提供されている。例えば、デジタル信号のままで表示するマトリックスパネル、すなわち、PDP等のガス放電パネルや、DMD (Digital Micromirror Device)、EL表示素子、蛍光表示管、液晶表示素子等のマトリックスパネル等が提供されている。このような薄型の表示装置のうち、ガス放電パネルは、簡易なプロセスのため大画面化が容易であること、自発光タイプで表示品質が良いこと、並びに、応答速度が速いこと等の理由から大画面で直視型のHDTV (高品位テレビ) 用表示デバイスとして実用化に至っている。

【0003】

プラズマディスプレイ装置は、各フィールド（フレーム）内に複数の維持放電パルス（サステインパルス）で構成される重み付けされた複数のサブフィールド（SF：発光ブロック）を設け、そのサブフィールドの組み合わせで中間調を表示している。このような、重み付けされた複数のサブフィールドの組み合わせで中間調を表示するディスプレイ装置においては、人間の目の残像効果等により、移動する物体の表面上に本来は存在しないはずの不自然な色の輪郭が発生する現象が生じる。この現象は、一般に、「動画疑似輪郭（動画偽輪郭或いは動画疑似輪郭）」と呼ばれ、特に、表示画像において人物が移動した場合、例えば、肌色である顔の輪郭部分に緑色や赤色の帯が生じて画質が著しく低下することになっている。そこで、大きなコスト増を招くことなく、動画疑似輪郭を有効に除去することのできるディスプレイ装置およびディスプレイの駆動方法の提供が強く要望されている。

【0004】

【従来の技術】

従来、平面型の表示装置として面放電を行うプラズマディスプレイ装置が実用化され、画面上の全画素を表示データに応じて同時に発光させるようになっている。面放電を行うプラズマディスプレイ装置は、前面ガラス基板の内面に1対の電極が形成され、内部に希ガスが封入された構造となっている。電極間に電圧を

印加すると、電極面上に形成された誘電体層および保護層の表面で面放電が起こり、紫外線が発生する。背面ガラス基板の内面には、3原色である赤色（R）、緑色（G）および青色（B）の蛍光体が塗布されており、紫外線によりこれらの蛍光体を励起発光させることによってカラー表示を行うようになっている。

【0005】

図1はプラズマディスプレイ装置の一例を概略的に示すブロック図である。図1において、参照符号1は画像処理回路、2は点灯時刻制御回路、3はPDP駆動回路、そして、4はPDPを示している。なお、図1では、便宜上、PDP4がPDP駆動回路3内に図示されている。

【0006】

図1に示されるように、プラズマディスプレイ装置は、R、G、Bの各色の画像信号を処理する画像処理回路1、画像処理回路1の出力信号に応じてPDP4で点灯する時刻を制御する点灯時刻制御回路2、点灯時刻制御回路2の出力に応じてPDP4を駆動するPDP駆動回路3を備えている。PDP駆動回路3は、フィールドメモリ31、メモリコントローラ32、SF重みテーブル33、SUS数設定回路34、コントローラ35、スキンドライバ36、サステインドライバ37およびアドレスドライバ38を備える。ここで、SF重みテーブル33は、各サブフィールドのSUS数の比（重み）を記憶しているメモリ装置であり、また、SUS数設定回路34は、SF重みテーブル33に従って各SFに発光させるSUS数を設定する回路である。

【0007】

点灯時刻制御回路2は、画像処理回路1の出力信号を受け取り、どの階調をどの時刻のサブフィールドで点灯するかを示す被変換データに変換してPDP駆動回路3に供給する。フィールドメモリ31は、メモリコントローラ32の制御下で点灯時刻制御回路2からの被変換データの書き込みおよび読み出しを行う。ここで、点灯時刻制御回路2およびフィールドメモリ31は、サブフィールド変換部を構成している。

【0008】

アドレスドライバ38は、フィールドメモリ31から読み出されたデータに基

づいてPDP4を駆動する。コントローラ35は、SUS数設定回路34を介したSF重みテーブル33の出力を受け取り、スキャンドライバ36およびサステインドライバ37を制御してPDP4の駆動を制御する。PDP4がスキャンドライバ36およびアドレスドライバ38で駆動されることにより、各サブフィールド内で発光する画素に対する壁電荷が形成され、また、サステインドライバ37で駆動されることにより、維持放電（サステイン放電）が行われる。

【0009】

図2は従来のプラズマディスプレイ装置における階調駆動シーケンスの一例を示す図である。

【0010】

図2に示されるように、プラズマディスプレイ装置における階調駆動シーケンスは、例えば、1枚の画像を表示する1フィールドを複数のサブフィールド（例えば、SF1～SF6）に分け、各サブフィールドにおけるサステイン期間（発光期間）を制御することにより画像の階調表示を行う。各サブフィールドは、そのサブフィールド期間内に発光させる全画素に対して壁電荷を形成させるアドレス期間と、輝度レベルを決定するサステイン期間とから構成される。そのため、サブフィールド数を増やすとその数分だけアドレス期間が必要となり、相対的に発光に割り当てられるサステイン期間が短くなり、画面の輝度が低下することになる。

【0011】

PDPにおいて限られたサブフィールド数を用いて表現可能な階調数を稼ぐためには、図2に示されるように、ビットの重み付けに比例したサステイン期間でPDPを階調駆動するのが一般的である。すなわち、図2に示す例では、1フィールド期間を6つのサブフィールド期間SF1～SF6で構成し、各サブフィールドに対応した6ビットの画像信号（画素データ）により64階調の表示を行う。サブフィールド期間SF1～SF6内のサステイン期間は便宜上それぞれ点灯するものとしてハッチングで示され、時間（長さ）の比率はSF1：SF2：SF3：SF4：SF5：SF6が1：2：4：8：16：32に設定されている。尚、1フィールド期間は約16.7msである。

【0012】

このような、階調駆動シーケンスを用いる PDP で動画像を表示する場合、人間の目の残像効果等により、移動する物体の表面上に本来は存在しないはずの不自然な色の輪郭が発生する現象が生じる。この現象により発生する輪郭を、一般に、「動画疑似輪郭」と呼ぶが、この動画疑似輪郭が特に顕著になるのは、画面上の人物が動いた場合であり、例えば、肌色である顔の輪郭部分に緑色や赤色の帯が生じて画質が著しく低下することになっている。

【0013】

従来、上述した動画疑似輪郭を低減して画質を向上させるものが提案されている（例えば、特許文献 1 および特許文献 2 参照）。

【0014】

図 3 は従来のプラズマディスプレイ装置における画像処理回路の一例を示すブロック図であり、例えば、上述した図 1 に示すプラズマディスプレイ装置の画像処理回路 1 として適用される。

【0015】

図 3 に示されるように、画像処理回路 1 は、概略、メインパス 11、サブパス 12、スイッチ回路 13、および、画像特徴判定部 14 を備えている。入力画像信号は、メインパス 11、サブパス 12 および画像特徴判定部 14 の一部に並列に入力される。メインパス 11 の出力は、スイッチ回路 13 に供給されると共に、画像特徴判定部 14 の一部に供給される。サブパス 12 の出力は、スイッチ回路 13 に供給される。スイッチ回路 13 は、画像特徴判定部 14 からのパス選択／切り替え信号に基づいて、メインパス 11 またはサブパス 12 からの画像信号を図 1 に示す点灯時刻制御回路 2 に供給する。

【0016】

メインパス 11 は、入力画像信号が供給されたゲイン制御回路 111 およびゲイン制御回路 111 の出力信号が供給された誤差拡散回路 112 を備える。また、サブパス 12 は、入力画像信号が供給された歪み補正回路 121、歪み補正回路 121 の出力信号が供給されたゲイン制御回路 122、ゲイン制御回路 122 の出力信号が供給された誤差拡散回路 123、および、誤差拡散回路 123 の出

力信号が供給されたデータ整合回路 124 を備える。

【0017】

画像特徴判定部 14 は、入力画像信号が供給された RGB マトリクス回路 141、RGB マトリクス回路 141 の出力信号が供給されたエッジ検出回路 142 および動き領域検出回路 143、エッジ検出回路 142 および動き領域検出回路 143 の各出力信号が供給された第 1 の判定回路 144、上記メインパスの出力信号が供給されたレベル検出回路 145、並びに、第 1 の判定回路 144 およびレベル検出回路 145 の各出力信号が供給された第 2 の判定回路 146 を備えている。ここで、例えば、1 フィールドが 8 個のサブフィールドから構成されており、各サブフィールド期間中のサステインパルス数の比率を $SF1 : SF2 : SF3 : SF4 : SF5 : SF6 : SF7 : SF8 = 12 : 8 : 4 : 2 : 1 : 4 : 8 : 12$ とすると、メインパス 11 は、RGB 信号のそれぞれに対して 6 ビット出力で 52 の実表示階調数を表現し、各色あたりの表示階調は、レベル 0 ～ 51 までの 52 階調となっている。

【0018】

図 3 に示す画像処理回路では、画像の動き検出およびエッジ検出をそれぞれ RGB の 3 系統で独立して行うのではなく、RGB マトリクス回路 141 において各 RGB 信号から輝度信号を生成し、この生成された輝度信号により、画像のエッジ部分の検出をエッジ検出回路 142 で行うと共に、画像の動き領域の検出を動き領域検出回路 143 で行って、回路規模を削減するようになっている。なお、輝度信号 Y は、例えば $Y = 0.30R + 0.59G + 0.11B$ に近似した生成式を用いて生成することができる。

【0019】

ところで、メインパス 11 を介して PDP 4 上に表示できる最高輝度レベルは、6 ビット出力で 51 であり、一方、入力画像信号の最高輝度レベルは、8 ビット入力で 255 である。そのため、ゲイン制御回路 111 は、入力画像信号にゲイン係数 $51 \times 2^{8-6} / 255 = 204 / 255$ を乗算する。このゲイン係数の乗算により、後段の誤差拡散回路 112 において、入力画像信号の全域にわたって誤差拡散処理を行うことができる。なお、ゲイン制御回路 111 は、一般的な

乗算器やROM、RAM等で構成することができる。

【0020】

誤差拡散回路112は、ゲイン制御回路111を介して得られる画像信号に対して誤差拡散を行うことにより、疑似的に中間調を生成して階調数を増加する。なお、メインパス11の表示階調数は52であるため、誤差拡散回路112の出力ビット数は6となっている。

【0021】

サブパス12は、4ビット出力で9の実表示階調数を表現し、このとき、RGBの各色あたりの表示階調は、レベル0～8までの9階調である。

【0022】

サブパス12においては、0～8までの9ステップの階調を表現可能であるが、輝度量は0, 1, 3, 7, 11, …といった具合に、均等には増加しない。そこで、誤差拡散後の表示特性と逆関数の補正を行い、全体としては線形の表示特性を得る必要があるため、歪み補正回路121では、このような逆関数特性をROMまたはRAMテーブルに格納している。

【0023】

図4はプラズマディスプレイ装置における階調駆動シーケンスの他の例を示す図であり、図5はメインパスにおける各輝度レベルの点灯サブフィールド期間の配置の一例を示す図であり、そして、図6はサブパスにおける各輝度レベルの点灯サブフィールド期間の配置の一例を示す図である。

【0024】

上述したように、1フィールドを8個のサブフィールドSF1～SF8で構成し、サステインパルス数の比率（輝度レベルの比）をSF1：SF2：SF3：SF4：SF5：SF6：SF7：SF8＝12：8：4：2：1：4：8：12とすると、階調駆動シーケンスは図4のようになる。

【0025】

このとき、メインパス11では、入力画像信号を52の実表示階調レベルで表示可能であり、各輝度レベルの点灯サブフィールド期間の配置は、図5にハッチングで示すようになる。また、サブパス12では、入力画像信号を9の実表示階

調レベルで表示し、各輝度レベルの点灯サブフィールド期間の配置は図6に示ようになる。なお、入力画像信号は、サブパス12における処理を行ったままでは非線形な表示特性となってしまうので、非線形特性を補正するための逆関数補正および誤差拡散を行うことにより、非線形表示特性を線形表示特性に補正する。

【0026】

サブパス12を介してPDP4上に表示できる最高輝度レベルは、4ビット出力で8であり、また、入力画像信号の最高輝度レベルは、8ビット入力で255である。そのため、ゲイン制御回路122は、入力画像信号にゲイン係数 $8 \times 2^{8-4} / 255 = 128 / 255$ を乗算する。このゲイン係数の乗算により、後段の誤差拡散回路123において、入力画像信号の全域にわたって誤差拡散処理を行うことができる。なお、ゲイン制御回路122は、一般的な乗算器やROM、RAM等で構成することができる。

【0027】

誤差拡散回路123は、ゲイン制御回路122を介して得られる画像信号に対して誤差拡散を行うことにより、疑似的に中間調を生成して階調数を増加する。ここで、サブパス12の表示階調数は9であるため、誤差拡散回路123の出力ビット数は4である。なお、データ整合回路124は、サブパス12における輝度レベルを、メインパス11における輝度レベルに整合させるために設けられている。

【0028】

スイッチ回路13は、画像特徴判定部14からのパス選択／切り替え信号に基づいて、入力画像信号に応じて使用するパスを切り替える。従って、入力画像信号を構成するRGB信号に対しては、R、G、Bの各色でそれぞれ独立してパスの切り替えが行われる。そのため、同一画素に関するRGB信号であっても、例えばR、信号はメインパス11で処理され、G信号およびB信号が共にサブパス12で処理されるといった場合もある。

【0029】

次に、画像特徴判定部14の動作について説明する。画像特徴判定部14は、

動画疑似輪郭の発生しやすい画像を検出し、そのような画像を構成する画素のデータをサブパス 12 により処理するようにスイッチ回路 13 にパスの切り替えを指示するパス選択／切り替え信号を生成出力する。

【0030】

動画疑似輪郭は、上述のように、特定の輝度で発生し易く、階調は微小にしか変化していないにも関わらず、点灯サブフィールド期間が時間軸上で大きく変動するような輝度レベルで動画疑似輪郭が発生し易い。そこで、レベル検出回路 145 は、メインパス 11 の誤差拡散回路 112 の出力に基づいて、第 1 の判定回路 144 の出力するパス選択／切り替え信号によりパスをサブパス 12 に切り替える感度を制御する信号を第 2 の判定回路 146 に出力する。具体的には、レベル検出回路 145 は、動画疑似輪郭の目立ちやすい輝度レベルにおいてはサブパス 12 に切り替える感度を高める信号を出力し、画像がかなり動く部分を有しても、元々動画疑似輪郭が検知されにくい輝度レベルにおいては、サブパス 12 に切り替える感度を低くする信号を第 2 の判定回路 146 に出力する。

【0031】

ここで、レベル検出回路 145 がメインパス 11 からの出力画像データを用いて輝度レベルを検出するのは、メインパス 11 における点灯サブフィールド期間の配置によって動画疑似輪郭の目立ちやすい輝度レベルが略決定されるからである。画像中の高周波成分の多い部分、すなわち、エッジ部分では、微小に移動した領域でもフィールド間の差分が検出されるので、動き量が不必要に大きく検出されてしまう。そこで、エッジ検出回路 142 は、入力画像信号に基づいて、画像中のエッジ部分を検出して第 1 の判定回路 144 に供給する。これにより、第 1 の判定回路 144 は、差分をエッジ成分で除算して動き量、すなわち、動きの度合いを正規化する。この結果、エッジ部分の動き量が抑さえられ、第 1 の判定回路 144 は、エッジ部分がメインパス 11 では処理されないようにパス選択／切り替え信号を生成出力する。

【0032】

また、動画疑似輪郭は、階調が滑らかに或いは緩やかに変化する部分で顕著となるため、画像中高周波成分の多い部分では検知されにくい。このような特性も

、パスの切り替えの判定に重要であるため、エッジ検出回路 142 は、入力画像信号に基づいて、第 2 の判定回路 146 の出力するパス選択／切り替え信号によりパスをサブパス 12 に切り替える感度を制御する信号を第 1 の判定回路 144 に出力する。具体的には、階調変化が滑らかな低周波領域がサブパス 12 により処理されやすいように、換言すると、エッジ部分がメインパス 11 により処理されやすいように、パスをサブパス 12 に切り替える感度が制御される。

【0033】

動き領域検出回路 143 は、輝度信号から求めた 1 フィールド間の差分と 2 フィールド間の差分の最小値に基づいて、画像中の動きを含む領域を検出し、検出結果を第 1 の判定回路 144 に供給する。また、エッジ検出回路 142 は、輝度信号から水平方向のエッジ（横線）および垂直方向のエッジ（縦線）を算出し、これらのエッジを混合してエッジ量を求める。求められたエッジ量は、第 1 の判定回路 144 に供給される。従って、第 1 の判定回路 144 は、動き領域検出回路 143 およびエッジ検出回路 142 の出力情報に基づいて、動画疑似輪郭の発生しやすい画素を判定し、その判定結果を第 2 の判定回路 145 に供給する。

【0034】

レベル検出回路 145 は、メインパス 11 からの RGB 信号の各々に基づいて輝度レベルを検出する。レベル検出回路 145 で検出された輝度レベルは、第 2 の判定回路 146 に供給される。従って、第 2 の判定回路 146 は、第 1 の判定回路 144 からの判定結果およびレベル検出回路 145 で検出された輝度レベルに基づいて、所定レベル以上となった画素のデータがサブパス 12 で処理されるようにパスを切り替えるパス選択／切り替え信号を生成してスイッチ回路 13 に供給する。レベル検出回路 145 および第 2 の判定回路 146 は、レベル判定部を構成する。

【0035】

これにより、通常はある程度の階調数が確保されたメインパス 11 により入力画像信号が処理され、動画疑似輪郭の発生しやすい画素のデータについてのみ入力画像信号をサブパス 12 で処理するようにパスを自動的に切り替える。このため、入力画像信号は、通常は S/N 比が非常に良好で PDP の実表示階調数の多

いメインパス 11 により処理されてから PDP 4 上で表示され、動画疑似輪郭が発生する可能性の高い画像部分では多少 S/N 比が低下するものの動画疑似輪郭除去能力が非常に高いサブパス 12 により処理されてから PDP 4 上で表示される。この場合、メインパス 11 における点灯サブフィールド期間とサブパス 12 における点灯サブフィールド期間とは、互いに近い関係にあるため、パスの切り替わり部分（境界）は殆ど目立たない。

【0036】

図 7 は図 3 の画像処理回路における画像特徴判定部の一例を示すブロック図である。

【0037】

図 7 に示されるように、エッジ検出回路 142 は、1H 遅延回路 1421, 1422、遅延回路 1423、減算回路 1424, 1425、絶対値回路 1426, 1427、最大値検出回路 1428, 1429、乗算回路 1470, 1471, 1473、および、加算回路 1472 を備える。また、動き領域検出回路 143 は、1V 遅延回路 1431, 1432、減算回路 1433, 1434、絶対値回路 1435, 1436、および、最小値検出回路 1437 を備える。ここで、1H は入力画像信号の 1 水平走査期間を示し、また、1V は入力画像信号の 1 垂直走査期間を示す。

【0038】

第 1 の判定回路 144 は、除算回路 1441 を備え、孤立点除去回路 1442、テンポラルフィルタ 1443 および 2 次元ローパスフィルタ (LPF) 1444 が除算回路 1441 の出力側に接続されている。さらに、レベル検出部 145 は、感度 RAM 1451、乗算回路 1452、および、比較器 1453 を備える。

【0039】

エッジ検出回路 142 において、減算回路 1424 は、現在の入力輝度信号 Y と 2H 前の入力輝度信号 Y との差分を求め、また、絶対値回路 1426 は、減算回路 1424 からの差分の絶対値を求める。最大値検出回路 1428 は、絶対値回路 1426 で求められた絶対値のうち、例えば、最も大きい 3 つの絶対値を検

出して乗算回路 1470 に出力する。乗算回路 1470 には、水平方向に延在する横エッジを検出する感度を決定する係数が入力されており、乗算回路 1470 の出力は加算回路 1472 に出力される。

【0040】

遅延回路 1423 は、入力輝度信号 Y を画素単位 (D) で遅延し、また、減算回路 1425 は、入力画像信号の画素間の差分を求める。絶対値回路 1427 は、減算回路 1425 からの差分の絶対値を求め、また、最大値検出回路 1429 は、絶対値回路 1427 で求められた絶対値のうち、例えば、最も大きい 3 つの絶対値を検出して乗算回路 1471 に出力する。乗算回路 1471 には、垂直方向に延在する縦エッジを検出する感度を決定する係数が入力されており、乗算回路 1471 の出力は加算回路 1472 に出力される。加算回路 1472 の出力は乗算回路 1473 に供給され、全体としてのエッジ感度を決定する係数を乗算される。これにより、乗算回路 1473 は、エッジ量を示す信号を出力して除算回路 1441 に供給する。

【0041】

動き領域検出回路 143 において、減算回路 1433 は、入力輝度信号 Y の隣り合う 2 フィールド期間の差分を求めて絶対値回路 1435 に出力し、また、減算回路 1434 は、入力輝度信号 Y の隣り合う 2 フレーム期間の差分を求めて絶対値回路 1436 に出力する。従って、絶対値回路 1435 は、現在のフィールド期間と 1 フィールド期間前の入力輝度信号 Y の差分の絶対値を求めて最小値検出回路 1437 に出力する。

【0042】

絶対値回路 1436 は、現在のフィールド期間と 2 フィールド期間前の入力輝度信号 Y の差分の絶対値を求めて最小値検出回路 1437 に出力し、また、最小値検出回路 1437 は、絶対値回路 1435, 1436 からの絶対値のうち、最小値を、動き量を示す信号として除算回路 1441 に供給する。ノンインターレース方式を採用する場合、奇数番目のフィールド期間とその次の偶数番目のフィールド期間とでは、実際には画像中に動きがないにも関わらず差分が検出されてしまう可能性がある。そこで、差分は、現在のフィールド期間の入力輝度信号 Y

と1フィールド期間前および2フィールド期間前の入力輝度信号Yとのそれぞれについて求め、その絶対値の最小値から動き量を求めるようにしている。

【0043】

なお、絶対値回路1435、1436から得られる差分の絶対値の単位は、例えば、レベル／フィールドであり、最小値回路1437から得られる動き量の単位は、例えば、ドット／フィールドである。ここで、動き量は、動き量（ドット／フィールド）＝ $\{(|\text{差分（最小値）（レベル／フィールド）}|) \div (|\text{傾き（レベル／ドット）}|)\}$ で表される。

【0044】

除算回路1441は、最小値検出回路1437から得られる動き量を乗算回路1473から得られるエッジ量で除算することにより、画像中の動きの度合い、すなわち、動き量を正規化する。除算回路1441からの正規化された動き量は、孤立点除去回路1442、テンポラルフィルタ1443および2次元LPF1444を介してレベル検出部145の乗算回路1452に供給される。

【0045】

孤立点除去回路1442は、ノイズ等の孤立した画像データを除去するために設けられている。例えば、画像中の所定範囲内において、周囲の画素が動きを示していないのに中心部の1画素だけが動いていれば、この1画素はノイズと見なすことができ、従って、このような場合には、孤立点除去回路1442で孤立点を除去する。具体的には、孤立点は、各ラインの画素の動き量をしきい値と比較し、しきい値以下の動き量の画素については動きがない画素とみなすことで除去可能である。

【0046】

テンポラルフィルタ1443は、動きを示す画素のデータのレベルの立ち下がり時間を時間軸上緩やかに補正するために設けられている。例えば、画像中、特定の画素が動いていて急に止ると、画像データとしてはこの特定画素が止っているが、人間の目には残像効果等で直ちに止って見えない。そこで、テンポラルフィルタ1443は、動きを示す画素のデータのレベルの立ち下がり時間を時間軸上緩やかに補正することで、PDP4上の画像の表示を人間の目の特性に合わせて違和感

を少なくする。具体的には、テンポラルフィルタ 1443 は、孤立点除去回路 1442 から得られる動き量および後述するメモリから読み出した値のうち最大値を求め、最大値に 1 未満の係数を乗算してメモリに格納する。求められた最大値は、テンポラルフィルタ 1443 の出力として 2 次元 LPF 1444 に供給される。つまり、メモリに格納される動き量は、少しずつ減少するので、実際の動き量がゼロになってもテンポラルフィルタ 1443 から出力される動き量は緩やかに減少する。

【0047】

2 次元 LPF 1444 は、1 つの画素のデータを、その周辺の画素のデータに基づいて補正することで、ある範囲内の画素のデータを平均化して、1 つの画素だけがその周辺の画素と極端に異なるレベルとなることを防止する。つまり、2 次元 LPF 1444 は、動き量を 2 次元空間的に補正する。このような 2 次元 LPF 1444 自体は周知である。

【0048】

レベル検出部 145 は、感度 RAM 1451 と乗算回路 1452 と比較器 1453 とからなる検出回路部分を、RGB の各系に対して有し、従って、この検出回路部分が 3 つ設けられることになる。例えば、R 系のメインパス 11 からの出力は R 系の検出回路部分内の感度 RAM 1451 に供給され、2 次元 LPF 1444 からの動き量には乗算回路 1452 により感度 RAM 1451 から読み出された係数が乗算されて比較器 1453 に供給される。比較器 1453 は、乗算回路 1452 からの動き量としきい値とを比較して、乗算回路 1452 からの動き量がしきい値以上であれば、R 系のパスをサブパス 12 に切り替えるためのパス選択／切り替え信号を出力する。他の G 系および B 系の検出回路部分も、同様にして対応する G 系および B 系のメインパス 11 からの独立した出力に基づいて G 系および B 系のパスの切り替えを指示するパス選択／切り替え信号を出力する。

【0049】

そのため、通常は、RGB の各系において、比較的階調数の多いメインパス 11 により入力画像信号（RGB 信号）が処理されるが、動画疑似輪郭の発生しやすい画素のデータは、RGB の各系において、パスをサブパス 12 に自動的に切

り替えることにより、サブパス 1 2 により処理される。このようにしてサブパス 1 2 により処理された画素データが示す画像は、原理的には、メインパス 1 1 により処理された画素データが示す画像と比較すると S/N 比が多少劣化しているが、サブパス 1 2 により処理された画素データが示す画像は動いている画像部分であるため、人間の目には S/N 比の劣化が殆ど気にならず、実用上は問題がない。この場合、メインパス 1 1 およびサブパス 1 2 の各部の演算パラメータは、画素データをサブパス 1 2 で処理することによる S/N 比の劣化が人間の目に目立たないように設定される。また、当然のことながら、メインパス 1 1 およびサブパス 1 2 の各部の演算パラメータは、PDP 4 の駆動シーケンスや PDP 4 のサブフィールド構成が変更された場合等には、その都度最適パラメータに設定し直す必要がある。

【 0 0 5 0 】

なお、従来、サブフィールドの分割数を増加することなく、誤差拡散法を利用して最大階調レベルおよび表示可能な総階調数を十分に大きくし、且つ、低階調レベルの再現性を向上するようにした表示装置および表示方法も提案されている（例えば、特許文献 3 参照）。

【 0 0 5 1 】

【特許文献 1】

特許第 3 3 2 2 8 0 9 号明細書（特開平 1 0 - 3 1 4 5 5 号公報）

【特許文献 2】

特開平 1 1 - 8 5 1 0 1 号公報

【特許文献 3】

特許第 3 3 5 7 6 6 6 号明細書（特開 2 0 0 2 - 8 2 6 4 9 号公報）

【 0 0 5 2 】

【発明が解決しようとする課題】

上述したように、従来、動画疑似輪郭を低減するディスプレイの駆動技術が提案されている。具体的に、例えば、図 3 に示す従来のプラズマディスプレイ装置における画像処理回路（特許文献 1 参照）は、動画疑似輪郭を完全に抑圧できる技術として優れているが、サブパスに切り替えられた部分では、誤差拡散による

ノイズ、すなわち、階調が少なくなつてノイズのように見えるという問題があった。特に、メインパスの階調数を大きくした場合、動画疑似輪郭の発生しやすい階調が多くなるため、動画パスに切り替わる領域が増えてノイズが増加し、画質の劣化を生じることになっていた。

【0053】

また、従来、メインパスの階調数を大きくした場合の画質の劣化を低減する技術も提案されている（特許文献2参照）が、視覚特性では認知できない色空間の検出が技術的に困難であった。

【0054】

さらに、従来、階調数を拡散処理によって増加する表示装置および表示方法も提案されている（特許文献3参照）が、階調変換テーブルとしてメモリを使用するため、ハード構成が大きくなったコストがかかることになっていた。

【0055】

本発明は、上述した従来のディスプレイ装置が有する課題に鑑み、大きなコスト増を招くことなく、動画疑似輪郭を有効に除去することのできるディスプレイ装置およびディスプレイの駆動方法の提供を目的とする。

【0056】

【課題を解決するための手段】

本発明の第1の形態によれば、発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイ装置であつて、入力信号の階調数を圧縮して第1階調数の第1の中間画像信号を出力するゲイン制御回路と、前記第1の中間画像信号を受け取り、該第1の中間画像信号の階調数を再圧縮して第2階調数の第2の中間画像信号を出力するサブゲイン制御回路と、該第2の中間画像信号を受け取り、誤差拡散処理により階調数を疑似的に増加する誤差拡散回路とを備えることを特徴とするディスプレイ装置が提供される。

【0057】

また、本発明の第2の形態によれば、第1階調数の入力画像信号から該第1階調数よりも少ない第2階調数の第1画像信号を生成するメインパスと、前記第2階調数よりも少ない第3階調数の第2画像信号を生成するサブパスと、前記メイ

ンパスで生成された第1画像信号と前記サブパスで生成された第2画像信号とを切り替えて出力するスイッチ回路と、前記入力画像信号およびそれを加工した信号から画像の動き量が所定値を超える動き領域を検出し、該動き領域では前記スイッチ回路を前記第1画像信号から前記第2画像信号に切り替えるパス切り替え制御部とを備え、発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイ装置であって、前記メインパスは、前記第1階調数の前記入力画像信号を受け取って、第4階調数の第1の中間画像信号を出力するゲイン制御回路と、前記第1の中間画像信号を受け取って、前記第2階調数の第2の中間画像信号を出力するサブゲイン制御回路と、該サブゲイン制御回路の出力信号を受け取り、誤差拡散を行って前記第1画像信号を出力する誤差拡散回路とを備えることを特徴とするディスプレイ装置が提供される。

【0058】

また、本発明の第3の形態によれば、発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイの駆動方法であって、入力画像信号の階調数を圧縮して第1階調数の第1の中間画像信号を生成し、該第1の中間画像信号の階調数を再圧縮して第2階調数の第2の中間画像信号を生成し、該第2の中間画像信号を誤差拡散処理して出力画像信号を生成することを特徴とするディスプレイの駆動方法が提供される。

【0059】

また、本発明の第4の形態によれば、第1階調数の入力画像信号から該第1階調数よりも少ない第2階調数の第1画像信号を生成するメインパスと、前記第2階調数よりも少ない第3階調数の第2画像信号を生成するサブパスと、前記メインパスで生成された第1画像信号と前記サブパスで生成された第2画像信号とを切り替えて出力するスイッチ回路と、前記入力画像信号およびそれを加工した信号から画像の動き量が所定値を超える動き領域を検出し、該動き領域では前記スイッチ回路を前記第1画像信号から前記第2画像信号に切り替えるパス切り替え制御部とを備え、発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイの駆動方法であって、前記メインパスにおいて、前記第1階調数の入力画像信号に対して第1の演算を行って圧縮し、該第

1 階調数よりも少ない第 4 階調数の第 1 の中間画像信号を生成し、該第 1 の中間画像信号に対して第 2 の演算を行って再圧縮し、前記第 4 階調数よりも少ない前記第 2 階調数の第 2 の中間画像信号を出力し、該第 2 の中間画像信号に対して誤差拡散処理を行って前記第 1 画像信号を生成することを特徴とするディスプレイの駆動方法が提供される。

【0060】

すなわち、本発明によれば、メインパスのサブフィールド配列を動画擬似輪郭が出にくい配列となるように、各サブフィールドの重みを小さくとり、階調を表示するときに発光させるサブフィールドのうち最も重いサブフィールドが単独で点灯することがないように表示する。

【0061】

この場合、各サブフィールドの重みが小さいので全階調数は少なくなるが、本発明による第 1 のサブフィールド配列設定手段、第 2 のサブフィールド配列設定手段、サブゲイン制御回路により見かけの階調数を増加する。すなわち、複数のサブフィールドの組み合わせによって表示できない階調を、複数のサブフィールドの組み合わせによって表示できる階調間で拡散処理することによって表示する。また、本発明は階調数を増やすために、サブゲイン制御回路で演算処理を行って実現しているので階調変換テーブルを必要とせず、メモリも小さくて済む。

【0062】

結果として、メインパスで生成する階調のほとんどで動画擬似輪郭が出にくくなり、残りの動画擬似輪郭の出やすい階調のみに対してサブパスに切り替えることで、サブパスが誤差拡散することにより発生するノイズを大幅に減らすことができる。

【0063】

【発明の実施の形態】

以下、本発明に係るディスプレイ装置およびディスプレイの駆動方法の実施例を、図面を参照して詳述する。

【0064】

図 8 は本発明に係るプラズマディスプレイ装置の画像処理回路の一例を示すブ

ロック図であり、例えば、前述した図 1 に示すプラズマディスプレイ装置の画像処理回路 1 に適用される。図 8 において、参照符号 1 は画像処理回路、11 はメインパス、12 はサブパス、13 はスイッチ回路、14 は画像特徴判定部を示している。さらに、参照符号 111 はゲイン制御回路、112 は誤差拡散回路、113 はサブゲイン制御回路、121 は歪み補正回路、122 はゲイン制御回路、123 は誤差拡散回路、そして、124 はデータ整合回路を示している。また、参照符号 141 は RGB マトリクス回路、142 はエッジ検出回路、143 は動き領域検出回路、144 は第 1 の判定回路、145 はレベル検出回路、そして、146 は第 2 の判定回路を示している。

【0065】

図 8 と前述した図 3 との比較から明らかなように、図 8 に示す本発明に係るプラズマディスプレイ装置の画像処理回路は、図 3 の従来の画像処理回路 1 のメインパス 11 において、ゲイン制御回路 111 と誤差拡散回路 112 との間に、サブゲイン制御回路 113 を設けるようになっている。なお、本発明において、ゲイン制御回路 111 の他にサブゲイン制御回路 113 を設けることによる効果等は、後に、図 50 ～ 図 60 を参照して詳述する。

【0066】

図 8 および図 50 (a) に示されるように、メインパス 11 において、例えば、256 階調の入力画像信号は、ゲイン制御回路 111 に供給されて $219/255$ 倍され、ゲイン制御回路 111 からは 220 階調の信号（第 1 の中間画像信号）AA が出力される。また、この 220 階調の第 1 の中間画像信号 AA は、サブゲイン制御回路 113 に供給されて $147/219$ 倍され、サブゲイン制御回路 113 からは 148 階調の信号（第 2 の中間画像信号）BB が出力される。さらに、この 148 階調の第 2 の中間画像信号 BB は、誤差拡散回路 112 に供給されて、誤差拡散回路 112 からは 148 階調の信号（第 1 画像信号：メインパス 11 の出力信号）CC が出力される。ここで、図 8 のプラズマディスプレイ装置の画像処理回路において、サブパス 12、スイッチ回路 13 および画像特徴判定部 14 の構成は、前述した図 3 のものと実質的に同様な構成とされているのでその説明は省略する。また、図 8 のプラズマディスプレイ装置の画像処理回路に

における画像特徴判定部 14 は、図 3 および図 7 を参照して説明した画像特徴判定部と同様のものであり、その説明も省略する。

【0067】

図 9～図 12 は本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の一例を示す図であり、メインパスで階調表示を行う場合に使用されるものである。また、図 13 は本発明に係るプラズマディスプレイ装置に適用されるサブパスにおけるサブフィールド点灯表の一例を示す図であり、図 9～図 12 のメインパスにおけるサブフィールド点灯表に対応するサブパスにおけるサブフィールド点灯表である。

【0068】

図 9～図 12 に示すサブフィールド点灯表において、サブフィールド (SF) 間の重みは小さく設定され、さらに、低階調を除く任意の階調を表示するときに発光させるサブフィールドのうち、最も重いサブフィールドが単独で点灯することが禁止されている。

【0069】

すなわち、図 9～図 12 に示されるように、SF1～SF10 の重みは、SF1:SF2:SF3:SF4:SF5:SF6:SF7:SF8:SF9:SF10=1:2:4:8:12:16:20:24:28:32 というように、SF 間の重みが小さく設定されている。さらに、低階調 (階調数 1, 2, 4, 8) を除いて、新たに、次の SF が点灯する階調 (階調数 16, 28, 44, 64, 88, 116) においても最も重いサブフィールドが単独で点灯することはない。

【0070】

これにより、殆どの階調において動画擬似輪郭が発生しにくくなるが、一部階調において動画擬似輪郭はなお発生するため、それらの階調ではメインパスからサブパスに切り替えることにより動画擬似輪郭を完全に除去する。

【0071】

すなわち、図 13 に示されるように、動画擬似輪郭の発生が考えられる階調 (例えば、階調数 2, 4, 8, 16, 28, 44, 64, 88, 116, 148)

ではメインパス 11 からサブパス 12 に切り替えることにより動画擬似輪郭を完全に除去する。なお、図 9～図 12 に示すサブフィールド点灯表は、図 8 に示す画像処理回路のメインパス 11 に適用し、上記所定の階調においてサブパス 12 に切り替えて使用することもできるが、サブパスを持たない画像処理回路に適用し、全ての階調を図 9～図 12 に示すサブフィールド点灯表に従ったサブフィールドの組み合わせで表示する場合でも、従来の駆動方法（例えば、図 2 に示すような $SF1 : SF2 : SF3 : SF4 : SF5 : SF6 = 1 : 2 : 4 : 8 : 16 : 32$ ）に比較すると、大幅に動画擬似輪郭を低減することができる。

【0072】

図 14～図 17 は本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図であり、メインパスで階調表示を行う場合に使用されるものである。また、図 18 は本発明に係るプラズマディスプレイ装置に適用されるサブパスにおけるサブフィールド点灯表の一例を示す図であり、図 14～図 17 のメインパスにおけるサブフィールド点灯表に対応するサブパスにおけるサブフィールド点灯表である。図 14～図 17 と図 9～図 12 との比較から明らかなように、図 14～図 17 に示すサブフィールド点灯表は、図 9～図 12 に示すサブフィールド点灯表における $SF1 \sim SF10$ の重み付けを逆に ($SF1 : SF2 : SF3 : SF4 : SF5 : SF6 : SF7 : SF8 : SF9 : SF10 = 32 : 28 : 24 : 20 : 16 : 12 : 8 : 4 : 2 : 1$) 設定するようになっている。

【0073】

図 14～図 17 に示すサブフィールド点灯表においても、サブフィールド (SF) 間の重みは小さく設定され、さらに、低階調（階調数 1, 2, 4, 8）を除く任意の階調を表示するときに発光させるサブフィールドのうち、最も重いサブフィールドが単独で点灯することが禁止されている。これにより、殆どの階調において動画擬似輪郭が発生しにくくなるが、一部階調において動画擬似輪郭はなお発生するため、それらの階調（例えば、階調数 2, 4, 8, 16, 28, 44, 64, 88, 116, 148）ではメインパスからサブパスに切り替えることにより動画擬似輪郭を完全に除去することができる。

【0074】

図19は本発明に係るプラズマディスプレイ装置の第1実施例におけるサブゲイン制御回路を概略的に示すブロック図であり、図20は図19に示すサブゲイン制御回路を説明するための図である。なお、以下の記述は、メインパスのサブフィールド点灯表は図9～図12に示したものを使用し、また、サブパスのサブフィールド点灯表は、図13に示したものを使用して説明する。

【0075】

図19に示すサブゲイン制御回路は、図20に示す関係を満足する演算を実行するためのものであり、演算回路311、乗算回路312～314、加算回路315～317、選択回路318、および、剰余算出回路319を備えている。演算回路311は、入力信号（ゲイン制御回路111の出力である第1の中間画像信号：220階調）AAを受け取り、係数 $C=3$ で除算して整数部分を出力するもので、その演算結果 $[AA/3]$ は、乗算回路312および313に供給される。

【0076】

演算回路311の出力信号は、乗算回路312により『 -1 』が乗算され、さらに、加算回路315により乗算回路312の出力信号に入力信号AAが加算される。これによって、パスP11では、 $BB=AA-[AA/3]$ が得られる。また、演算回路311の出力信号は、乗算回路313により『 $+1$ 』が乗算され、加算回路316により乗算回路313の出力信号に『 $+1$ 』が加算され、さらに、加算回路317により加算回路316の出力信号に入力信号AAが加算され、そして、乗算回路314により『 $1/2$ 』が乗算される。これによって、パスP12では、 $BB=(AA+[AA/3]+1)/2$ が得られる。

【0077】

上記パスP11およびP12の出力信号は、剰余算出回路319の出力によって選択回路318で選択され、 $AA/3$ の余りが零のとき（割り切れたとき）には、パスP11（加算回路315の出力信号）が選択され、 $AA/3$ の余りが零以外のとき（1，2：割り切れなかったとき）には、パスP12（乗算回路314の出力信号）が選択され、第2の中間画像信号BBとして出力される。

【0078】

このように、図19に示す本第1実施例に係るサブゲイン制御回路は図20に示す関係を満足する演算を実行するためのものであるが、図20に示されるように、本第1実施例においては、全階調を領域R11と領域R12の2つに分割し、入力信号AAと出力信号BBの比を略2/3となるようにする。

【0079】

領域R11では、 $3 \times K \leq \text{入力信号AA} < 3 \times K + 1$ が成立し、入力信号AAと出力信号BBとの演算式は、 $BB = AA - \{AA/3\}$ となる。また、領域R12では、 $3 \times K + 1 \leq \text{入力信号AA} < 3 \times (K + 1)$ が成立し、入力信号AAと出力信号BBとの演算式は、 $BB = (AA + \{AA/3\} + 1) / 2$ となる。

【0080】

下記の表1は、本第1実施例におけるSF重みテーブル33（図1参照）に格納される各サブフィールドSF1～SF10と重みの関係を示すもので、1.5倍（3/2倍）するようになっている。すなわち、本第1実施例のサブゲイン制御回路により2/3倍された階調（階調数148）を元の階調（階調数220）に戻してPDP4に表示するようになっている。

【0081】

【表1】

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
重み	1	3	6	12	18	24	30	36	42	48

【0082】

図21～図26は図19に示すサブゲイン制御回路の動作を説明するための図であり、サブゲイン制御回路113に入力する220階調の入力信号AAを、剰余算出回路319の出力によってパスP11またはパスP12を選択して147階調の出力信号BBとして出力し、さらに、SF重みテーブル33により再び220階調の画像信号に戻す様子を示している。

【0083】

図27は本発明に係るプラズマディスプレイ装置の第2実施例におけるサブゲイン制御回路を概略的に示すブロック図であり、図28は図27に示すサブゲイン制御回路を説明するための図である。

【0084】

図27に示すサブゲイン制御回路は、図28に示す関係を満足する演算を実行するためのものであり、演算回路321、乗算回路322～325、加算回路326～330、選択回路331、および、剰余算出回路332を備えている。演算回路321は、入力信号（ゲイン制御回路111の出力である第1の中間画像信号：184階調）AAを受け取り、係数 $C=5$ で除算して整数部分を出力するもので、その演算結果 $[AA/5]$ は、乗算回路322、323および324に供給される。

【0085】

演算回路321の出力信号は、乗算回路322により『 -1 』が乗算され、さらに、加算回路326により『 -1 』が加算され、そして、加算回路327により加算回路326の出力信号に入力信号AAが加算される。これによって、パスP23では、 $BB = AA - [AA/5] - 1$ が得られる。また、演算回路321の出力信号は、乗算回路323により『 -1 』が乗算され、さらに、加算回路328により乗算回路323の出力信号に入力信号AAが加算される。これによって、パスP21では、 $BB = AA - [AA/5]$ が得られる。さらに、演算回路321の出力信号は、乗算回路324により『 $+3$ 』が乗算され、加算回路329により乗算回路324の出力信号に『 $+1$ 』が加算され、さらに、加算回路330により加算回路329の出力信号に入力信号AAが加算され、そして、乗算回路325により『 $1/2$ 』が乗算される。これによって、パスP22では、 $B = (AA + [AA/5] \times 3 + 1) / 2$ が得られる。

【0086】

上記パスP21～P23の出力信号は、剰余算出回路332の出力によって選択回路331で選択され、 $AA/5$ の余りが零のときには、パスP21（加算回路328の出力信号）が選択され、 $AA/5$ の余りが1または2のときには、パ

ス P 2 2（乗算回路 3 2 5 の出力信号）が選択され、そして、 $AA/5$ の余りが 3 または 4 のときには、パス P 2 3（加算回路 3 2 7 の出力信号）が選択され、第 2 の中間画像信号 B B として出力される。

【0 0 8 7】

このように、図 2 7 に示す本第 2 実施例に係るサブゲイン制御回路は図 2 8 に示す関係を満足する演算を実行するためのものであるが、図 2 8 に示されるように、本第 2 実施例においては、全階調を領域 R 2 1，領域 R 2 2 および領域 R 2 3 の 3 つに分割し、入力信号 A A と出力信号 B B の比を略 $4/5$ となるようにする。

【0 0 8 8】

領域 R 2 1 では、 $5 \times K \leq \text{入力信号 } AA < 5 \times K + 1$ が成立し、入力信号 A A と出力信号 B B との演算式は、 $BB = AA - [AA/5]$ となる。また、領域 R 2 2 では、 $5 \times K + 1 \leq \text{入力信号 } AA < 5 \times K + 3$ が成立し、入力信号 A A と出力信号 B B との演算式は、 $BB = (AA + [AA/5] \times 3 + 1) / 2$ となる。さらに、領域 R 2 3 では、 $5 \times K + 3 \leq \text{入力信号 } AA < 5 \times (K + 1)$ が成立し、入力信号 A A と出力信号 B B との演算式は、 $BB = AA - [AA/5] - 1$ となる。

【0 0 8 9】

下記の表 2 は、本第 2 実施例における S F 重みテーブル 3 3 に格納される各サブフィールド S F 1 ～ S F 1 0 と重みの関係を示すもので、1. 2 5 倍（ $5/4$ 倍）するようになっている。すなわち、本第 2 実施例のサブゲイン制御回路により $4/5$ 倍された階調（階調数 1 4 8）を元の階調（階調数 1 8 4）に戻して P D P 4 に表示するようになっている。

【0 0 9 0】

【表 2】

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
重み	1	3	5	10	15	20	25	30	35	40

【0091】

図29～図33は図27に示すサブゲイン制御回路の動作を説明するための図であり、サブゲイン制御回路113に入力する184階調の入力信号AAを、剰余算出回路332の出力によってパスP21～P23のいずれか1つを選択して148階調の出力信号BBとして出力し、さらに、SF重みテーブル33により再び184階調の画像信号に戻す様子を示している。

【0092】

図34は本発明に係るプラズマディスプレイ装置の第3実施例におけるサブゲイン制御回路を概略的に示すブロック図であり、図35は図34に示すサブゲイン制御回路を説明するための図である。

【0093】

図34に示すサブゲイン制御回路は、図35に示す関係を満足する演算を実行するためのものであり、演算回路341、乗算回路342～347、加算回路348～354、選択回路355、および、剰余算出回路356を備えている。演算回路341は、入力信号（ゲイン制御回路111の出力である第1の中間画像信号：256階調）AAを受け取り、係数 $C=7$ で除算して整数部分を出力するもので、その演算結果 $[AA/7]$ は、乗算回路342、343、344および345に供給される。

【0094】

演算回路341の出力信号は、乗算回路342により『+5』が乗算され、また、加算回路348により『+5』が加算され、さらに、加算回路349により加算回路348の出力信号に入力信号AAが加算され、そして、乗算回路346により『 $1/3$ 』が乗算される。これによって、パスP34では、 $BB = (AA + [AA/7] \times 5 + 5) / 3$ が得られる。また、演算回路341の出力信号は、乗算回路343により『-3』が乗算され、また、加算回路350により『-1』が加算され、さらに、加算回路351により乗算回路350の出力信号に入力信号AAが加算される。これによって、パスP33では、 $BB = AA - [AA/7] \times 3 - 1$ が得られる。

【0095】

さらに、演算回路 341 の出力信号は、乗算回路 344 により『-3』が乗算され、加算回路 352 により乗算回路 344 の出力信号に入力信号 AA が加算される。これによって、パス P31 では、 $BB = AA - [AA/7] \times 3$ が得られる。また、演算回路 341 の出力信号は、乗算回路 345 により『+1』が乗算され、また、加算回路 353 により『+1』が加算され、さらに、加算回路 354 により加算回路 353 の出力信号に入力信号 AA が加算され、そして、乗算回路 347 により『1/2』が乗算される。これによって、パス P32 では、 $BB = (AA + [AA/7] + 1) / 2$ が得られる。

【0096】

上記パス P31 ~ P34 の出力信号は、剰余算出回路 356 の出力によって選択回路 355 で選択され、 $AA/7$ の余りが零のときには、パス P31 (加算回路 352 の出力信号) が選択され、 $AA/7$ の余りが 1 または 2 のときには、パス P32 (乗算回路 347 の出力信号) が選択され、 $AA/7$ の余りが 3 のときには、パス P33 (加算回路 351 の出力信号) が選択され、そして、 $AA/7$ の余りが 4, 5 または 6 のときには、パス P34 (乗算回路 346 の出力信号) が選択され、第 2 の中間画像信号 BB として出力される。

【0097】

このように、図 34 に示す本第 3 実施例に係るサブゲイン制御回路は図 35 に示す関係を満足する演算を実行するためのものであるが、図 35 に示されるように、本第 3 実施例においては、全階調を領域 R31, R32, 領域 R33 および領域 R34 の 4 つに分割し、入力信号 AA と出力信号 BB の比を略 4/7 となるようにする。

【0098】

領域 R31 では、 $7 \times K \leq \text{入力信号 } AA < 7 \times K + 1$ が成立し、入力信号 AA と出力信号 BB との演算式は、 $BB = AA - [AA/7] \times 3$ となる。また、領域 R32 では、 $7 \times K + 1 \leq \text{入力信号 } AA < 7 \times K + 3$ が成立し、入力信号 AA と出力信号 BB との演算式は、 $BB = (AA + [AA/7] + 1) / 2$ となる。さらに、領域 R33 では、 $7 \times K + 3 \leq \text{入力信号 } AA < 7 \times K + 4$ が成立し、入力信号 AA と出力信号 BB との演算式は、 $BB = AA$

－ $[AA/7] \times 3 - 1$ となる。そして、領域 R34 では、 $7 \times K + 4 \leq$ 入力信号 $AA < 7 \times (K + 1)$ が成立し、入力信号 AA と出力信号 BB との演算式は、 $BB = (AA + [AA/7] \times 5 + 5) / 3$ となる。

【0099】

下記の表 3 は、本第 3 実施例における SF 重みテーブル 33 に格納される各サブフィールド SF1～SF10 と重みの関係を示すもので、1.75 倍 ($7/4$ 倍) するようになっている。すなわち、本第 3 実施例のサブゲイン制御回路により $4/7$ 倍された階調 (階調数 148) を元の階調 (階調数 256) に戻して PDP4 に表示するようになっている。なお、表 1～表 3 に示されるように、第 1 のサブフィールド SF1 の重みは 1 であるが、第 2 サブフィールド SF2 の重みは 3 (3 以上) とされている。

【0100】

【表 3】

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
重み	1	3	7	14	21	28	35	42	49	56

【0101】

図 36～図 42 は図 34 に示すサブゲイン制御回路の動作を説明するための図であり、サブゲイン制御回路 113 に入力する 256 階調の入力信号 AA を、剰余算出回路 356 の出力によってパス P31～P34 のいずれか 1 つを選択して 148 階調の出力信号 BB として出力し、さらに、SF 重みテーブル 33 により再び 256 階調の画像信号に戻す様子を示している。

【0102】

図 43 は本発明に係るプラズマディスプレイ装置の第 4 実施例におけるサブゲイン制御回路を概略的に示すブロック図であり、図 44 は図 43 に示すサブゲイン制御回路を説明するための図である。

【0103】

図 43 に示すサブゲイン制御回路は、図 44 に示す関係を満足する演算を実行

するためのものであり、演算回路 361、乗算回路 362～365、加算回路 366～368、選択回路 369、および、剰余算出回路 370 を備えている。演算回路 361 は、入力信号（ゲイン制御回路 111 の出力である第 1 の中間画像信号：184 階調）AA を受け取り、係数 $C=5$ で除算して整数部分を出力するもので、その演算結果 $[AA/5]$ は、乗算回路 362 および 363 に供給される。

【0104】

演算回路 361 の出力信号は、乗算回路 362 により『 -1 』が乗算され、さらに、加算回路 366 により乗算回路 362 の出力信号に入力信号 AA が加算される。これによって、パス P41 では、 $BB = AA - [AA/5]$ が得られる。また、演算回路 361 の出力信号は、乗算回路 363 により『 $+1$ 』が乗算され、また、加算回路 367 により『 $+1$ 』が加算され、さらに、加算回路 368 により加算回路 367 の出力信号に入力信号 AA が加算され、そして、乗算回路 365 により『 $1/4$ 』が乗算される。これによって、パス P42 では、 $BB = (AA \times 3 + [AA/5] + 1) / 4$ が得られる。

【0105】

上記パス P41 および P42 の出力信号は、剰余算出回路 370 の出力によって選択回路 369 で選択され、 $AA/5$ の余りが零のときには、パス P41（加算回路 366 の出力信号）が選択され、 $AA/5$ の余りが 1, 2, 3 または 4 のときには、パス P42（乗算回路 365 の出力信号）が選択され、第 2 の中間画像信号 BB として出力される。

【0106】

このように、図 43 に示す本第 4 実施例に係るサブゲイン制御回路は図 44 に示す関係を満足する演算を実行するためのものであるが、図 44 に示されるように、本第 4 実施例においては、全階調を領域 R41 および領域 R42 の 2 つに分割し、入力信号 AA と出力信号 BB の比を略 $4/5$ となるようにする。

【0107】

領域 R41 では、 $5 \times K \leq \text{入力信号 AA} < 5 \times K + 1$ が成立し、入力信号 AA と出力信号 BB との演算式は、 $BB = AA - [AA/5]$ となる。また

、領域 R 4 2 では、 $5 \times K + 1 \leq \text{入力信号 } A A < 5 \times (K + 1)$ が成立し、入力信号 A A と出力信号 B B との演算式は、 $B B = (A A \times 3 + [A A / 5] + 1) / 4$ となる。

【0108】

本第 4 実施例では、領域 R 4 2 で生成する出力信号 B B を入力信号 A A の階調数より少ない階調から生成している。具体的に、例えば、表示階調 2, 3, 4 は、重み 1 と重み 5 の拡散によって実現している。この第 4 実施例は、前述した第 2 実施例と比べて、分割する領域の数を減らすことにより、回路を単純化している。すなわち、本第 4 実施例においては、サブゲイン制御回路を前述した第 1 実施例のサブゲイン制御回路と同様の構成とすることができるため、パラメータの変更により第 1 実施例のサブゲイン制御回路と第 4 実施例のサブゲイン制御回路と同一の回路により実現することができる。さらに、係数 $(n - 1) / (m - 1)$ により近似されるため、表示階調のリニアリティを改善することができる。

【0109】

本第 4 実施例における S F 重みテーブル 3 3 に格納される各サブフィールド S F 1 ~ S F 1 0 と重みの関係は、前述した表 2 に示されるものと同様であり、1.25 倍 (5 / 4 倍) するようになっている。すなわち、本第 4 実施例のサブゲイン制御回路により 4 / 5 倍された階調 (階調数 1 4 8) は、5 / 4 倍して元の階調 (階調数 1 8 4) に戻され、P D P 4 に表示される。

【0110】

図 4 5 ~ 図 4 9 は図 4 3 に示すサブゲイン制御回路の動作を説明するための図であり、サブゲイン制御回路 1 1 3 に入力する 1 8 4 階調の入力信号 A 1 を、剰余算出回路 3 7 0 の出力によってパス P 4 1 または P 4 2 のいずれかを選択して 1 4 8 階調の出力信号 B B として出力し、さらに、S F 重みテーブル 3 3 により再び 1 8 4 階調の画像信号に戻す様子を示している。

【0111】

図 5 0 はプラズマディスプレイ装置において、サブゲイン制御回路を使用する場合と使用しない場合の構成を比較して示す要部のブロック図であり、図 5 0 (

a) はサブゲイン制御回路を使用する場合を示し、また、図 50 (b) はサブゲイン制御回路を使用しない場合を示している。

【0112】

まず、サブゲイン制御回路 113 を使用する場合、図 50 (a) に示されるように、例えば、256 階調の入力画像信号は、ゲイン制御回路 111 により $219/255$ 倍されて 220 階調の第 1 の中間画像信号 A1 (第 1 の中間画像信号 AA) に変換 (圧縮) され、サブゲイン制御回路 113 に供給される。さらに、サブゲイン制御回路 113 において、図 19 ~ 図 26 を参照して説明したように、220 階調の第 1 の中間画像信号 A1 は、 $2/3$ 倍 ($147/219$ 倍) されて 148 階調の第 2 の中間画像信号 B1 (第 2 の中間画像信号 BB) に変換されて誤差拡散回路 112 に供給される。ここで、ゲイン制御回路 111 により 256 階調の入力画像信号を $219/255$ 倍したときの小数部分は、サブゲイン制御回路 113 を介してそのまま誤差拡散回路 112 に供給されて誤差拡散処理が行われる。さらに、サブゲイン制御回路 113 により 220 階調の第 1 の中間画像信号 A1 を $2/3$ 倍したとき (図 19 ~ 図 26 を参照して説明したような処理) の第 2 の中間画像信号 B1 の小数部分も誤差拡散回路 112 において誤差拡散処理が行われることになる。

【0113】

そして、誤差拡散回路 112 の出力信号 (実階調数は 148 階調) は、SF 重み設定部 (例えば、図 1 の SF 重みテーブル 33 に格納された変換テーブル、並びに、SUS 数設定回路 34 およびコントローラ 35) により階調が 1.5 倍 ($3/2$ 倍) されて 220 階調の画像信号 C1 に変換 (伸張) される。なお、SF 重み設定部で $3/2$ 倍された 220 階調の画像信号 C1 には、誤差拡散回路 112 による誤差拡散処理のデータが含まれており、PDP 4 では擬似的に 256 階調の表示が行われることになる。

【0114】

一方、サブゲイン制御回路を使用しない場合、図 50 (b) に示されるように、例えば、256 階調の入力画像信号は、ゲイン制御回路 111 により $147/255$ 倍されて 148 階調の中間画像信号 A2 に変換され、誤差拡散回路 112

に供給される。ここで、ゲイン制御回路 111 により 256 階調の入力画像信号を $219/255$ 倍したときの小数部分は、誤差拡散回路 112 に供給されて誤差拡散処理が行われる。

【0115】

そして、誤差拡散回路 112 の出力信号（実階調数は 148 階調）は、SF 重み設定部（33）により $3/2$ 倍されて 220 階調の画像信号 C2 に変換される。なお、SF 重み設定部で $3/2$ 倍された 220 階調の画像信号 C2 には、誤差拡散回路 112 による誤差拡散処理のデータが含まれており、PDP4 では擬似的に 256 階調の表示が行われることになる。

【0116】

図 51～図 60 は本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図である。ここで、図 51～図 60 の「サブゲイン回路有り」の欄における演算（1）は、図 19 のパス P11 の演算に対応するもので、 $B1 = A1 - [A1/3]$ であり、また、演算（2）は、図 19 のパス P12 の演算に対応するもので、 $B1 = (A1 + [A1/3] + 1) / 2$ であり、信号 A1 が 3 で割り切れるか否かにより、パス P11 またはパス P12 の出力が選択されるようになっている。なお、サブゲイン制御回路を使用しない場合においても、220 階調の信号との誤差を考えるために、出力信号精度の誤差として、第 1 の中間画像信号 A1 と出力画像信号 C2 との差を考えている。

【0117】

図 51～図 60 から明らかなように、図 50（b）に示されるようなゲイン制御回路 111 のパラメータを変更し、ゲイン制御回路 111 で 256 階調の入力画像信号を $147/255$ 倍して 148 階調の中間画像信号 A2 を誤差拡散回路 112 に供給し、誤差拡散回路 112 の出力信号を SF 重み設定部（33）に供給した場合には、ゲイン制御回路 111 による信号圧縮時に情報の欠落（信号欠落）が発生することが分かる。

【0118】

すなわち、図 50（a）に示すサブゲイン制御回路を使用する場合には、出力

信号精度の誤差 ($A1 - C1$) は全て零となって入力信号 (第1の中間画像信号 $A1$) と出力画像信号 $C1$ との間に誤差が存在しない (完全に再現される) のに対して、図50 (b) に示すサブゲイン制御回路を使用しない場合には、出力信号精度の誤差 ($A1 - C2$) には各階調で誤差が生じ、累積的には、70.42階調分もの誤差が存在することが分かる。

【0119】

このように、本発明に係るディスプレイ装置は、単に従来のゲイン制御回路におけるパラメータを変更するだけのものとは根本的に異なるものであります。なお、本発明のディスプレイ装置は、プラズマディスプレイ装置に限定されるものではなく、発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイ装置であれば、他のディスプレイ装置に対しても適用することができる。

【0120】

(付記1) 発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイ装置であって、

入力信号の階調数を圧縮して第1階調数の第1の中間画像信号を出力するゲイン制御回路と、

前記第1の中間画像信号を受け取り、該第1の中間画像信号の階調数を再圧縮して第2階調数の第2の中間画像信号を出力するサブゲイン制御回路と、

該第2の中間画像信号を受け取り、誤差拡散処理により階調数を疑似的に増加する誤差拡散回路とを備えることを特徴とするディスプレイ装置。

【0121】

(付記2) 付記1に記載のディスプレイ装置において、さらに、

階調数が前記第1階調数となるように、1フィールドを複数のサブフィールドで構成した第1のサブフィールド配列設定手段と、

階調数が前記第1階調数よりも小さい前記第2階調数となるように、1フィールドを複数のサブフィールドで構成した第2のサブフィールド配列設定手段とを備えることを特徴とするディスプレイ装置。

【0122】

(付記 3) 付記 2 に記載のディスプレイ装置において、前記第 1 のサブフィールド配列設定手段は、第 1 サブフィールドの重みを 1 とし、且つ、第 2 サブフィールドの重みを 3 以上とすることを特徴とするディスプレイ装置。

【0 1 2 3】

(付記 4) 付記 2 に記載のディスプレイ装置において、前記第 1 のサブフィールド配列設定手段における各サブフィールドの重みと、前記第 2 のサブフィールド配列設定手段における各サブフィールドの重みの比が、略 $m : n$ (ここで、 m, n は自然数、且つ、 $n < m$) であることを特徴とするディスプレイ装置。

【0 1 2 4】

(付記 5) 付記 2 に記載のディスプレイ装置において、前記第 2 のサブフィールド配列設定手段は、低階調を除く任意の階調を表示するときに発光させるサブフィールドのうち、最も重いサブフィールドを少なくとも他の 1 つのサブフィールドと共に点灯させることを特徴とするディスプレイ装置。

【0 1 2 5】

(付記 6) 付記 2 に記載のディスプレイ装置において、前記第 1 のサブフィールド配列設定手段は、前記第 1 階調数 m となる複数のサブフィールドの配列を設定し、且つ、前記第 2 のサブフィールド配列設定手段は、前記第 2 階調数 n となる複数のサブフィールドの配列を設定する (ここで、 m, n は自然数、 $n < m$) ことを特徴とするディスプレイ装置。

【0 1 2 6】

(付記 7) 付記 6 に記載のディスプレイ装置において、前記第 1 のサブフィールド配列設定手段により生成される階調数 m および前記第 2 のサブフィールド配列設定手段により生成される階調数 n に関して、 $(m - 1) : (n - 1)$ が略整数の比になることを特徴とするディスプレイ装置。

【0 1 2 7】

(付記 8) 付記 7 に記載のディスプレイ装置において、前記 $(m - 1) : (n - 1)$ が、 $2 : 3$ 、 $4 : 5$ 或いは $4 : 7$ であることを特徴とするディスプレイ装置。

【0 1 2 8】

(付記 9) 付記 6 に記載のディスプレイ装置において、前記サブゲイン制御回路は、 $(n-1)/(m-1)$ を乗算して前記第 1 階調数の前記第 1 の中間画像信号を圧縮し、前記第 2 階調数の前記第 2 の中間画像信号を生成することを特徴とするディスプレイ装置。

【0129】

(付記 10) 付記 9 に記載のディスプレイ装置において、前記サブゲイン制御回路は、 n 階調を複数の領域に分割し、該分割された各領域を傾きが自然数分の一の各直線の集合で折れ線近似して前記係数 $(n-1)/(m-1)$ の乗算を行うことを特徴とするディスプレイ装置。

【0130】

(付記 11) 付記 10 に記載のディスプレイ装置において、前記折れ線近似する直線の傾きは、 1 、 $1/2$ 、 $1/3$ 、 $1/4$ から選ばれることを特徴とするディスプレイ装置。

【0131】

(付記 12) 付記 9 に記載のディスプレイ装置において、さらに、前記サブゲイン制御回路により前記係数 $(n-1)/(m-1)$ を乗算して圧縮され前記誤差拡散回路を介して出力される画像信号を伸張するために、重みを $(m-1)/(n-1)$ 倍する重み設定手段を備えることを特徴とするディスプレイ装置。

【0132】

(付記 13) 第 1 階調数の入力画像信号から該第 1 階調数よりも少ない第 2 階調数の第 1 画像信号を生成するメインパスと、

前記第 2 階調数よりも少ない第 3 階調数の第 2 画像信号を生成するサブパスと、

前記メインパスで生成された第 1 画像信号と前記サブパスで生成された第 2 画像信号とを切り替えて出力するスイッチ回路と、

前記入力画像信号およびそれを加工した信号から画像の動き量が所定値を超える動き領域を検出し、該動き領域では前記スイッチ回路を前記第 1 画像信号から前記第 2 画像信号に切り替えるパス切り替え制御部とを備え、発光時間長によっ

て輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイ装置であって、前記メインパスは、

前記第 1 階調数の前記入力画像信号を受け取って、第 4 階調数の第 1 の中間画像信号を出力するゲイン制御回路と、

前記第 1 の中間画像信号を受け取って、前記第 2 階調数の第 2 の中間画像信号を出力するサブゲイン制御回路と、

該サブゲイン制御回路の出力信号を受け取り、誤差拡散を行って前記第 1 画像信号を出力する誤差拡散回路とを備えることを特徴とするディスプレイ装置。

【0133】

(付記 14) 付記 13 に記載のディスプレイ装置において、さらに、

階調数が前記第 4 階調数となるように、1 フィールドを複数のサブフィールドで構成した第 1 のサブフィールド配列設定手段と、

階調数が前記第 4 階調数よりも小さい前記第 2 階調数となるように、1 フィールドを複数のサブフィールドで構成した第 2 のサブフィールド配列設定手段とを備えることを特徴とするディスプレイ装置。

【0134】

(付記 15) 付記 14 に記載のディスプレイ装置において、前記第 1 のサブフィールド配列設定手段は、第 1 サブフィールドの重みを 1 とし、且つ、第 2 サブフィールドの重みを 3 以上とすることを特徴とするディスプレイ装置。

【0135】

(付記 16) 付記 14 に記載のディスプレイ装置において、前記第 1 のサブフィールド配列設定手段における各サブフィールドの重みと、前記第 2 のサブフィールド配列設定手段における各サブフィールドの重みの比が、略 $m:n$ (ここで、 m, n は自然数、且つ、 $n < m$) であることを特徴とするディスプレイ装置。

【0136】

(付記 17) 付記 14 に記載のディスプレイ装置において、前記第 2 のサブフィールド配列設定手段は、低階調を除く任意の階調を表示するときに発光させるサブフィールドのうち、最も重いサブフィールドを少なくとも他の 1 つのサブ

フィールドと共に点灯させることを特徴とするディスプレイ装置。

【0137】

(付記18) 付記14に記載のディスプレイ装置において、前記第1のサブフィールド配列設定手段は、前記第4階調数 m となる複数のサブフィールドの配列を設定し、且つ、前記第2のサブフィールド配列設定手段は、前記第2階調数 n となる複数のサブフィールドの配列を設定する（ここで、 m 、 n は自然数、 $n < m$ ）ことを特徴とするディスプレイ装置。

【0138】

(付記19) 付記18に記載のディスプレイ装置において、前記第1のサブフィールド配列設定手段により生成される階調数 m および前記第2のサブフィールド配列設定手段により生成される階調数 n に関して、 $(m-1) : (n-1)$ が略整数の比になることを特徴とするディスプレイ装置。

【0139】

(付記20) 付記19に記載のディスプレイ装置において、前記 $(m-1) : (n-1)$ が、 $2:3$ 、 $4:5$ 或いは $4:7$ であることを特徴とするディスプレイ装置。

【0140】

(付記21) 付記18に記載のディスプレイ装置において、前記サブゲイン制御回路は、 $(n-1) / (m-1)$ を乗算して前記第4階調数の前記第1の中間画像信号を圧縮し、前記第2階調数の前記第2の中間画像信号を生成することを特徴とするディスプレイ装置。

【0141】

(付記22) 付記21に記載のディスプレイ装置において、前記サブゲイン制御回路は、 n 階調を複数の領域に分割し、該分割された各領域を傾きが自然数分の一の各直線の集合で折れ線近似して前記係数 $(n-1) / (m-1)$ の乗算を行うことを特徴とするディスプレイ装置。

【0142】

(付記23) 付記22に記載のディスプレイ装置において、前記折れ線近似する直線の傾きは、 1 、 $1/2$ 、 $1/3$ 、 $1/4$ から選ばれることを特徴とする

ディスプレイ装置。

【0143】

(付記24) 付記21記載のディスプレイ装置において、さらに、
前記サブゲイン制御回路により前記係数 $(n-1)/(m-1)$ を乗算して圧縮され前記誤差拡散回路を介して出力される前記第1画像信号を伸張するために、重みを $(m-1)/(n-1)$ 倍する重み設定手段を備えることを特徴とするディスプレイ装置。

【0144】

(付記25) 付記1～24のいずれか1項に記載のディスプレイ装置において、

前記画像信号は、赤色、青色および緑色のRGB信号であり、且つ、
前記メインパス、前記サブパス、前記スイッチ回路、前記パス切り替え制御部、前記ゲイン制御回路、前記サブゲイン制御回路、および、前記誤差拡散回路は、前記RGB信号のそれぞれに対して設けられていることを特徴とするディスプレイ装置。

【0145】

(付記26) 付記1～25のいずれか1項に記載のディスプレイ装置において、前記ディスプレイ装置は、プラズマディスプレイ装置であることを特徴とするディスプレイ装置。

【0146】

(付記27) 発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイの駆動方法であって、

入力画像信号の階調数を圧縮して第1階調数の第1の中間画像信号を生成し、
該第1の中間画像信号の階調数を再圧縮して第2階調数の第2の中間画像信号を生成し、

該第2の中間画像信号を誤差拡散処理して出力画像信号を生成することを特徴とするディスプレイの駆動方法。

【0147】

(付記28) 付記27に記載のディスプレイの駆動方法において、さらに、

第 1 のサブフィールド配列設定において、階調数が前記第 1 階調数となるように、1 フィールドを複数のサブフィールドで構成し、且つ、

第 2 のサブフィールド配列設定において、階調数が前記第 1 階調数よりも小さい前記第 2 階調数となるように、1 フィールドを複数のサブフィールドで構成することを特徴とするディスプレイの駆動方法。

【0 1 4 8】

(付記 2 9) 付記 2 8 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定は、第 1 サブフィールドの重みを 1 とし、且つ、第 2 サブフィールドの重みを 3 以上とすることを特徴とするディスプレイの駆動方法。

【0 1 4 9】

(付記 3 0) 付記 2 8 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定における各サブフィールドの重みと、前記第 2 のサブフィールド配列設定における各サブフィールドの重みの比が、略 $m : n$ (ここで、 m 、 n は自然数、且つ、 $n < m$) であることを特徴とするディスプレイの駆動方法。

【0 1 5 0】

(付記 3 1) 付記 2 8 に記載のディスプレイの駆動方法において、前記第 2 のサブフィールド配列設定は、低階調を除く任意の階調を表示するときに発光させるサブフィールドのうち、最も重いサブフィールドを少なくとも他の 1 つのサブフィールドと共に点灯させることを特徴とするディスプレイの駆動方法。

【0 1 5 1】

(付記 3 2) 付記 2 8 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定は、前記第 1 階調数 m となる複数のサブフィールドの配列を設定し、且つ、前記第 2 のサブフィールド配列設定は、前記第 2 階調数 n となる複数のサブフィールドの配列を設定する (ここで、 m 、 n は自然数、 $n < m$) ことを特徴とするディスプレイの駆動方法。

【0 1 5 2】

(付記 3 3) 付記 3 2 に記載のディスプレイの駆動方法において、前記第 1

のサブフィールド配列設定により生成される階調数 m および前記第2のサブフィールド配列設定により生成される階調数 n に関して、 $(m-1) : (n-1)$ が略整数の比になることを特徴とするディスプレイの駆動方法。

【0153】

(付記34) 付記33に記載のディスプレイの駆動方法において、前記 $(m-1) : (n-1)$ が、 $2:3$ 、 $4:5$ 或いは $4:7$ であることを特徴とするディスプレイの駆動方法。

【0154】

(付記35) 付記32に記載のディスプレイの駆動方法において、前記第1の中間画像信号の階調数を再圧縮して行う前記第2の中間画像信号の生成は、該第1の中間画像信号に対して $(n-1) / (m-1)$ を乗算することを特徴とするディスプレイの駆動方法。

【0155】

(付記36) 付記35に記載のディスプレイの駆動方法において、前記第1の中間画像信号の階調数を再圧縮して行う前記第2の中間画像信号の生成は、 n 階調を複数の領域に分割し、該分割された各領域を傾きが自然数分の一の各直線の集合で折れ線近似して前記係数 $(n-1) / (m-1)$ の乗算を行うことを特徴とするディスプレイの駆動方法。

【0156】

(付記37) 付記36に記載のディスプレイの駆動方法において、前記折れ線近似する直線の傾きは、 1 、 $1/2$ 、 $1/3$ 、 $1/4$ から選ばれることを特徴とするディスプレイの駆動方法。

【0157】

(付記38) 付記35に記載のディスプレイの駆動方法において、さらに、前記係数 $(n-1) / (m-1)$ を乗算して圧縮され、且つ、誤差拡散処理されて出力される前記出力画像信号を伸張するために、重みを $(m-1) / (n-1)$ 倍することを特徴とするディスプレイの駆動方法。

【0158】

(付記39) 第1階調数の入力画像信号から該第1階調数よりも少ない第2

階調数の第 1 画像信号を生成するメインパスと、

前記第 2 階調数よりも少ない第 3 階調数の第 2 画像信号を生成するサブパスと

、
前記メインパスで生成された第 1 画像信号と前記サブパスで生成された第 2 画像信号とを切り替えて出力するスイッチ回路と、

前記入力画像信号およびそれを加工した信号から画像の動き量が所定値を超える動き領域を検出し、該動き領域では前記スイッチ回路を前記第 1 画像信号から前記第 2 画像信号に切り替えるパス切り替え制御部とを備え、発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイの駆動方法であって、前記メインパスにおいて、

前記第 1 階調数の入力画像信号に対して第 1 の演算を行って圧縮し、該第 1 階調数よりも少ない第 4 階調数の第 1 の中間画像信号を生成し、

該第 1 の中間画像信号に対して第 2 の演算を行って再圧縮し、前記第 4 階調数よりも少ない前記第 2 階調数の第 2 の中間画像信号を出力し、

該第 2 の中間画像信号に対して誤差拡散処理を行って前記第 1 画像信号を生成することを特徴とするディスプレイの駆動方法。

【0159】

(付記 4 0) 付記 3 9 に記載のディスプレイの駆動方法において、さらに、
第 1 のサブフィールド配列設定において、階調数が前記第 4 階調数となるように、1 フィールドを複数のサブフィールドで構成し、且つ、

第 2 のサブフィールド配列設定において、階調数が前記第 4 階調数よりも小さい前記第 2 階調数となるように、1 フィールドを複数のサブフィールドで構成することを特徴とするディスプレイの駆動方法。

【0160】

(付記 4 1) 付記 4 0 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定手段は、第 1 サブフィールドの重みを 1 とし、且つ、第 2 サブフィールドの重みを 3 以上とすることを特徴とするディスプレイの駆動方法。

【0161】

(付記 4 2) 付記 4 0 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定における各サブフィールドの重みと、前記第 2 のサブフィールド配列設定における各サブフィールドの重みの比が、略 $m:n$ (ここで、 m, n は自然数、且つ、 $n < m$) であることを特徴とするディスプレイの駆動方法。

【0162】

(付記 4 3) 付記 4 0 に記載のディスプレイの駆動方法において、前記第 2 のサブフィールド配列設定は、低階調を除く任意の階調を表示するときに発光させるサブフィールドのうち、最も重いサブフィールドを少なくとも他の 1 つのサブフィールドと共に点灯させることを特徴とするディスプレイの駆動方法。

【0163】

(付記 4 4) 付記 4 0 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定は、前記第 4 階調数 m となる複数のサブフィールドの配列を設定し、且つ、前記第 2 のサブフィールド配列設定は、前記第 2 階調数 n となる複数のサブフィールドの配列を設定する (ここで、 m, n は自然数、 $n < m$) ことを特徴とするディスプレイの駆動方法。

【0164】

(付記 4 5) 付記 4 4 に記載のディスプレイの駆動方法において、前記第 1 のサブフィールド配列設定により生成される階調数 m および前記第 2 のサブフィールド配列設定により生成される階調数 n に関して、 $(m-1):(n-1)$ が略整数の比になることを特徴とするディスプレイの駆動方法。

【0165】

(付記 4 6) 付記 4 5 に記載のディスプレイの駆動方法において、前記 $(m-1):(n-1)$ が、 $2:3$ 、 $4:5$ 或いは $4:7$ であることを特徴とするディスプレイの駆動方法。

【0166】

(付記 4 7) 付記 4 4 に記載のディスプレイの駆動方法において、前記第 1 の中間画像信号の階調数を再圧縮して行う前記第 2 の中間画像信号の生成は、該第 1 の中間画像信号に対して $(n-1)/(m-1)$ を乗算することを特徴とす

るディスプレイの駆動方法。

【0167】

(付記48) 付記47に記載のディスプレイの駆動方法において、前記第1の中間画像信号の階調数を再圧縮して行う前記第2の中間画像信号の生成は、 n 階調を複数の領域に分割し、該分割された各領域を傾きが自然数分の一の各直線の集合で折れ線近似して前記係数 $(n-1)/(m-1)$ の乗算を行うことを特徴とするディスプレイの駆動方法。

【0168】

(付記49) 付記48に記載のディスプレイの駆動方法において、前記折れ線近似する直線の傾きは、 1 、 $1/2$ 、 $1/3$ 、 $1/4$ から選ばれることを特徴とするディスプレイの駆動方法。

【0169】

(付記50) 付記47記載のディスプレイの駆動方法において、さらに、前記係数 $(n-1)/(m-1)$ を乗算して圧縮され、且つ、誤差拡散処理されて出力される前記出力画像信号を伸張するために、重みを $(m-1)/(n-1)$ 倍することを特徴とするディスプレイの駆動方法。

【0170】

(付記51) 付記27～50のいずれか1項に記載のディスプレイの駆動方法において、

前記画像信号は、赤色、青色および緑色のRGB信号であり、且つ、

前記メインパス、前記サブパス、前記スイッチ回路、前記パス切り替え制御部、前記ゲイン制御回路、前記サブゲイン制御回路、および、前記誤差拡散回路は、前記RGB信号のそれぞれに対して設けられていることを特徴とするディスプレイの駆動方法。

【0171】

(付記52) 付記27～51のいずれか1項に記載のディスプレイの駆動方法において、前記ディスプレイ装置は、プラズマディスプレイ装置であることを特徴とするディスプレイの駆動方法。

【0172】

【発明の効果】

以上、説明したように、本発明によれば、大きなコスト増を招くことなく、動画面疑似輪郭を有効に除去することのできるディスプレイ装置およびディスプレイの駆動方法を提供することができる。

【図面の簡単な説明】**【図 1】**

プラズマディスプレイ装置の一例を概略的に示すブロック図である。

【図 2】

従来のプラズマディスプレイ装置における階調駆動シーケンスの一例を示す図である。

【図 3】

従来のプラズマディスプレイ装置における画像処理回路の一例を示すブロック図である。

【図 4】

プラズマディスプレイ装置における階調駆動シーケンスの他の例を示す図である。

【図 5】

メインパスにおける各輝度レベルの点灯サブフィールド期間の配置の一例を示す図である。

【図 6】

サブパスにおける各輝度レベルの点灯サブフィールド期間の配置の一例を示す図である。

【図 7】

図 3 の画像処理回路における画像特徴判定部の一例を示すブロック図である。

【図 8】

本発明に係るプラズマディスプレイ装置の画像処理回路の一例を示すブロック図である。

【図 9】

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の

一例を示す図（その 1）である。

【図 1 0】

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の一例を示す図（その 2）である。

【図 1 1】

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の一例を示す図（その 3）である。

【図 1 2】

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の一例を示す図（その 4）である。

【図 1 3】

本発明に係るプラズマディスプレイ装置に適用されるサブパスにおけるサブフィールド点灯表の一例を示す図である。

【図 1 4】

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図（その 1）である。

【図 1 5】

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図（その 2）である。

【図 1 6】

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図（その 3）である。

【図 1 7】

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図（その 4）である。

【図 1 8】

本発明に係るプラズマディスプレイ装置に適用されるサブパスにおけるサブフィールド点灯表の他の例を示す図である。

【図 1 9】

本発明に係るプラズマディスプレイ装置の第1実施例におけるサブゲイン制御回路を概略的に示すブロック図である。

【図20】

図19に示すサブゲイン制御回路を説明するための図である。

【図21】

図19に示すサブゲイン制御回路の動作を説明するための図（その1）である。

【図22】

図19に示すサブゲイン制御回路の動作を説明するための図（その2）である。

【図23】

図19に示すサブゲイン制御回路の動作を説明するための図（その3）である。

【図24】

図19に示すサブゲイン制御回路の動作を説明するための図（その4）である。

【図25】

図19に示すサブゲイン制御回路の動作を説明するための図（その5）である。

【図26】

図19に示すサブゲイン制御回路の動作を説明するための図（その6）である。

【図27】

本発明に係るプラズマディスプレイ装置の第2実施例におけるサブゲイン制御回路を概略的に示すブロック図である。

【図28】

図27に示すサブゲイン制御回路を説明するための図である。

【図29】

図27に示すサブゲイン制御回路の動作を説明するための図（その1）である。

【図 30】

図 27 に示すサブゲイン制御回路の動作を説明するための図（その 2）である

【図 31】

図 27 に示すサブゲイン制御回路の動作を説明するための図（その 3）である

【図 32】

図 27 に示すサブゲイン制御回路の動作を説明するための図（その 4）である

【図 33】

図 27 に示すサブゲイン制御回路の動作を説明するための図（その 5）である

【図 34】

本発明に係るプラズマディスプレイ装置の第 3 実施例におけるサブゲイン制御回路を概略的に示すブロック図である。

【図 35】

図 34 に示すサブゲイン制御回路を説明するための図である。

【図 36】

図 34 に示すサブゲイン制御回路の動作を説明するための図（その 1）である

【図 37】

図 34 に示すサブゲイン制御回路の動作を説明するための図（その 2）である

【図 38】

図 34 に示すサブゲイン制御回路の動作を説明するための図（その 3）である

【図 39】

図 34 に示すサブゲイン制御回路の動作を説明するための図（その 4）である

。

【図 4 0】

図 3 4 に示すサブゲイン制御回路の動作を説明するための図（その 5）である

。

【図 4 1】

図 3 4 に示すサブゲイン制御回路の動作を説明するための図（その 6）である

。

【図 4 2】

図 3 4 に示すサブゲイン制御回路の動作を説明するための図（その 7）である

。

【図 4 3】

本発明に係るプラズマディスプレイ装置の第 4 実施例におけるサブゲイン制御回路を概略的に示すブロック図である。

【図 4 4】

図 4 3 に示すサブゲイン制御回路を説明するための図である。

【図 4 5】

図 4 3 に示すサブゲイン制御回路の動作を説明するための図（その 1）である

。

【図 4 6】

図 4 3 に示すサブゲイン制御回路の動作を説明するための図（その 2）である

。

【図 4 7】

図 4 3 に示すサブゲイン制御回路の動作を説明するための図（その 3）である

。

【図 4 8】

図 4 3 に示すサブゲイン制御回路の動作を説明するための図（その 4）である

。

【図 4 9】

図 4 3 に示すサブゲイン制御回路の動作を説明するための図（その 5）である

。

【図 5 0】

プラズマディスプレイ装置において、サブゲイン制御回路を使用する場合と使用しない場合の構成を比較して示す要部のブロック図である。

【図 5 1】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 1）である。

【図 5 2】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 2）である。

【図 5 3】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 3）である。

【図 5 4】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 4）である。

【図 5 5】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 5）である。

【図 5 6】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 6）である。

【図 5 7】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 7）である。

【図 5 8】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 8）である。

【図 5 9】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 9）である。

【図 6 0】

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図（その 1 0）である。

【符号の説明】

- 1…画像処理回路
- 2…点灯時刻制御回路
- 3…PDP 駆動回路
- 4…PDP（プラズマディスプレイパネル）
- 11…メインパス
- 12…サブパス
- 13…スイッチ回路
- 14…画像特徴判定部
- 31…フィールドメモリ
- 32…メモリコントローラ
- 33…サブフィールド重みテーブル
- 34…サステイン数設定回路
- 35…コントローラ
- 36…スキヤンドライバ
- 37…サステインドライバ
- 38…アドレスドライバ
- 111…ゲイン制御回路
- 112, 123…誤差拡散回路
- 113…サブゲイン制御回路
- 121…歪み補正回路
- 122…ゲイン制御回路
- 124…データ整合回路
- 141…RGBマトリクス回路

1 4 2 …エッジ検出回路

1 4 3 …動き領域検出回路

1 4 4 …第 1 の判定回路

1 4 5 …レベル検出回路

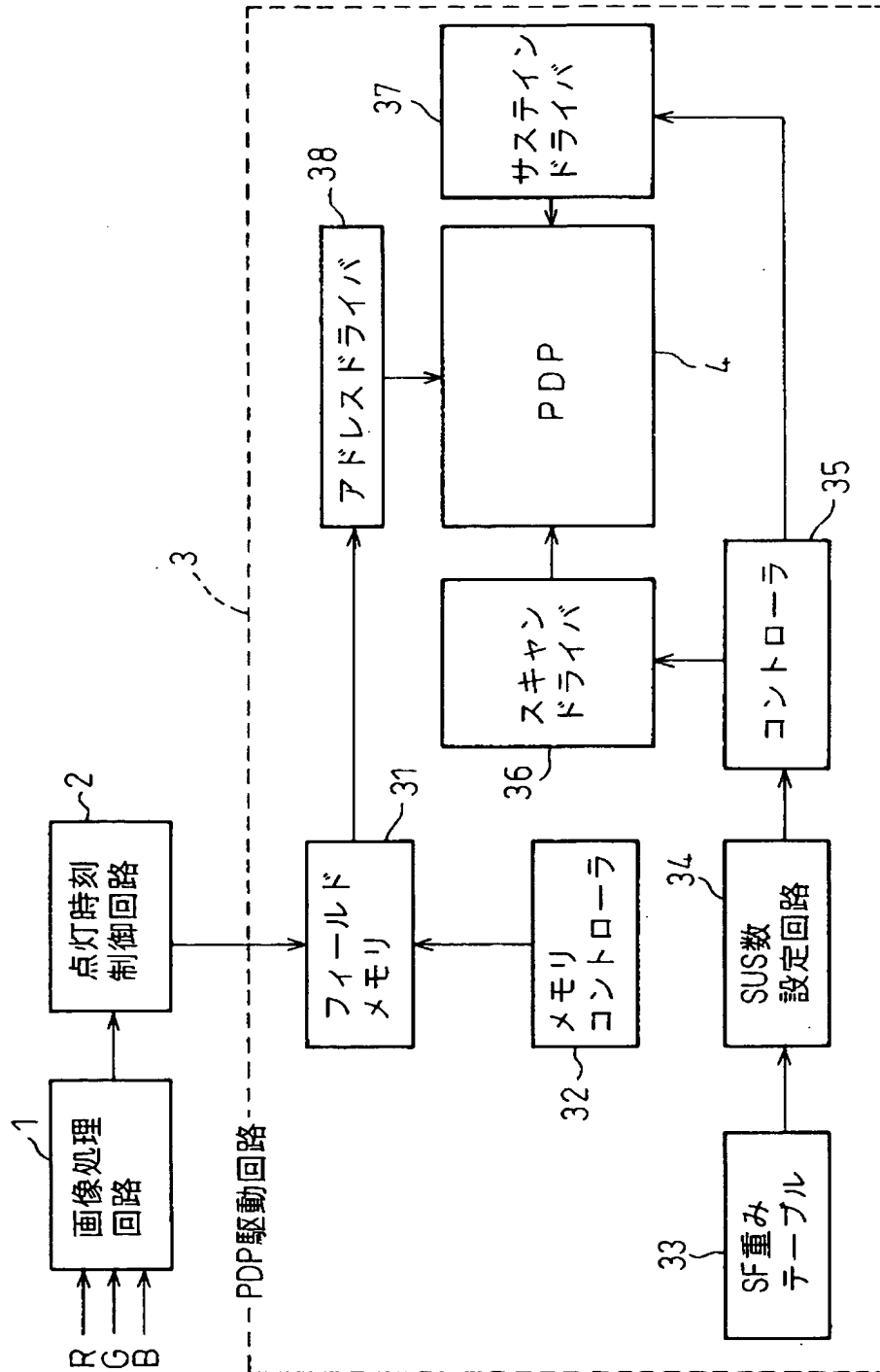
1 4 6 …第 2 の判定回路

【書類名】

図面

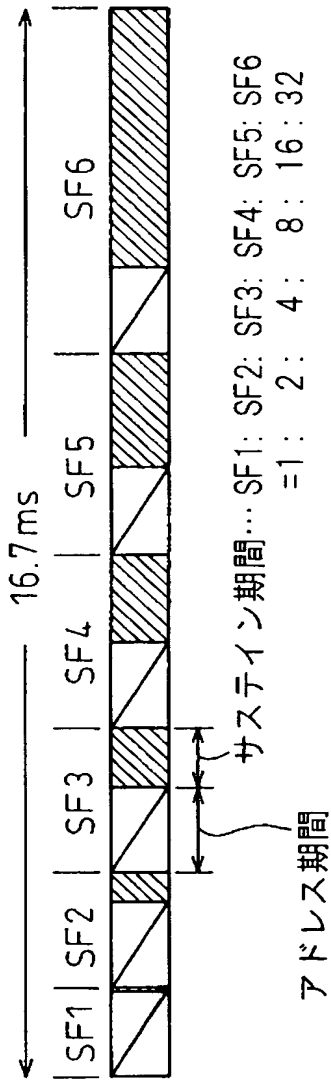
【図1】

図1 プラズマディスプレイ装置の一例を概略的に示すブロック図



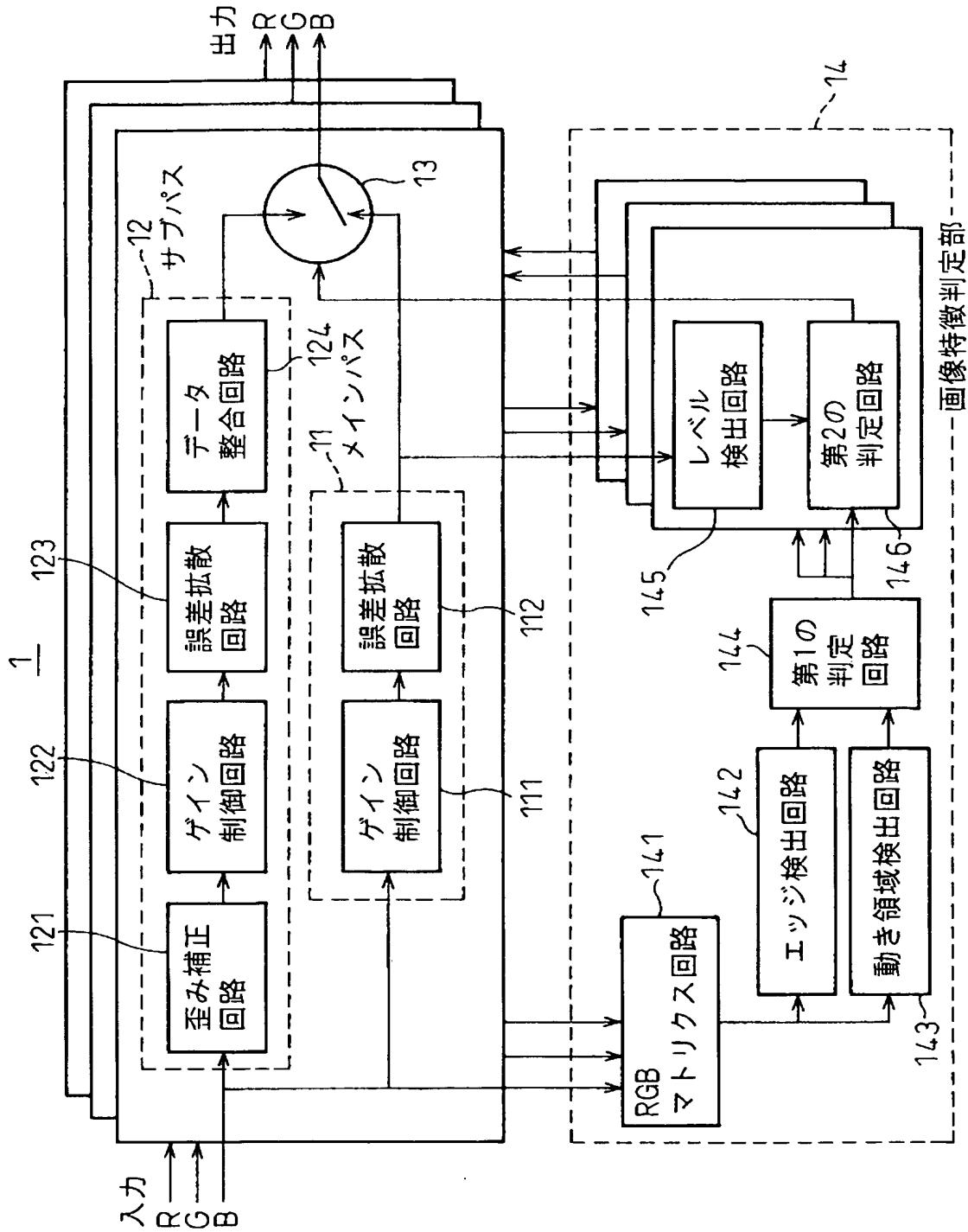
【図 2】

図 2 従来のプラズマディスプレイ装置における
階調駆動シーケンスの一例を示す図



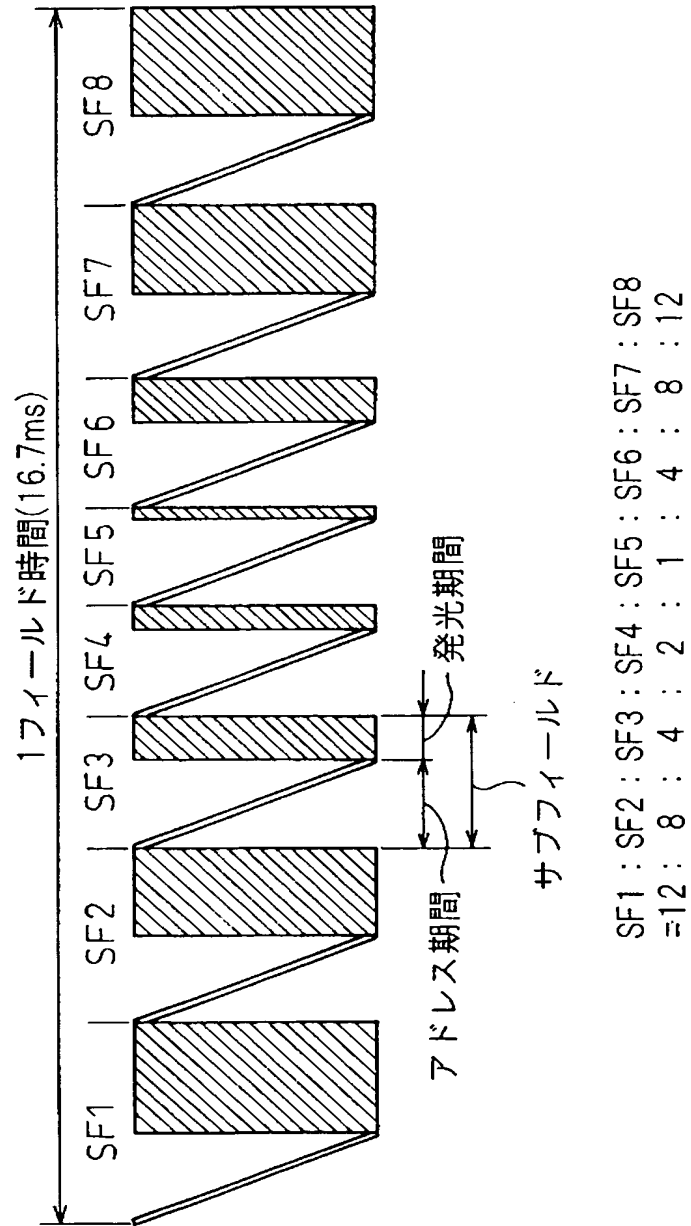
【図3】

図3 従来のプラズマディスプレイ装置における画像処理回路の一例を示すブロック図



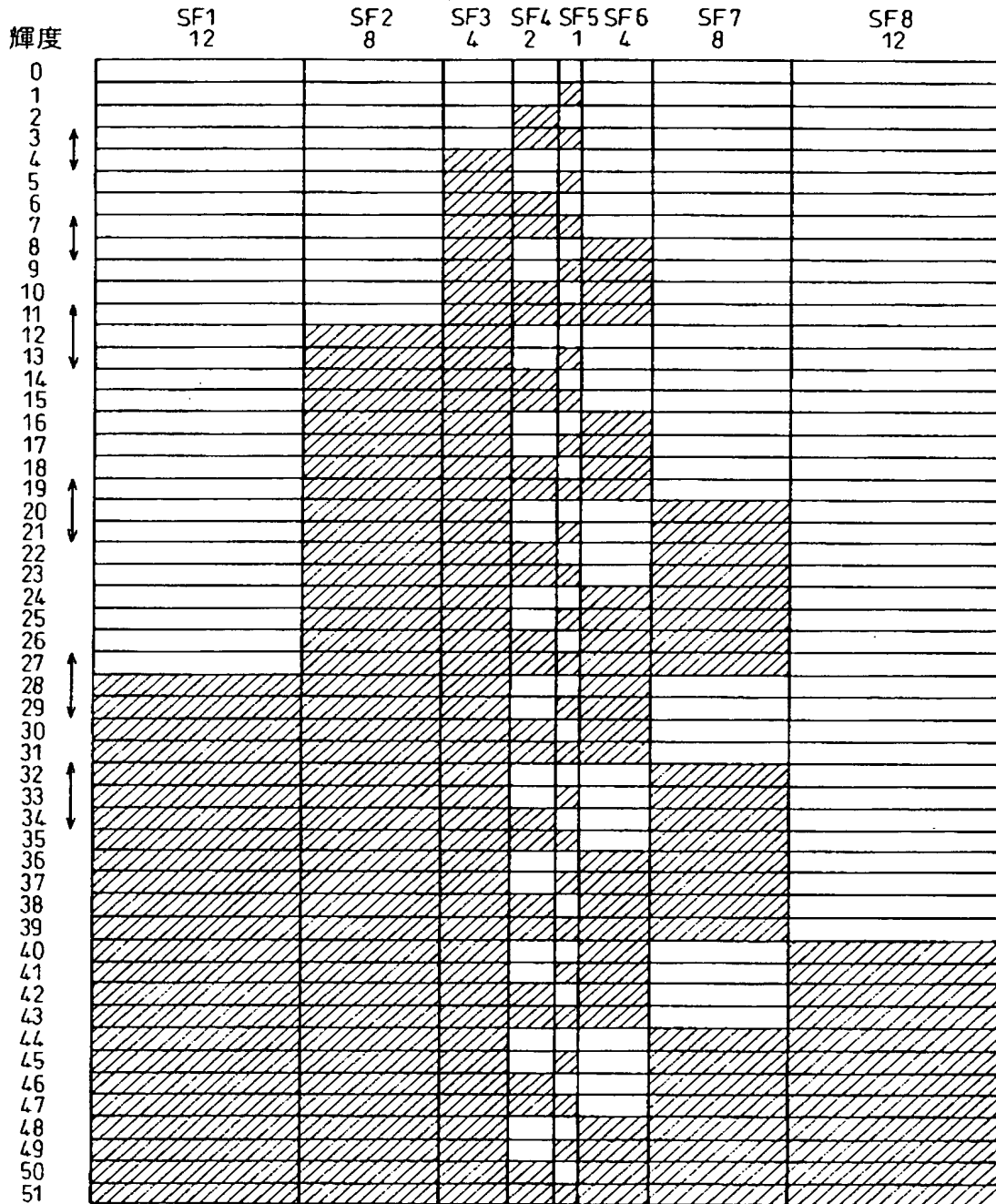
【図 4】

図 4 プラズマディスプレイ装置における階調駆動シーケンスの他の例を示す図



【図 5】

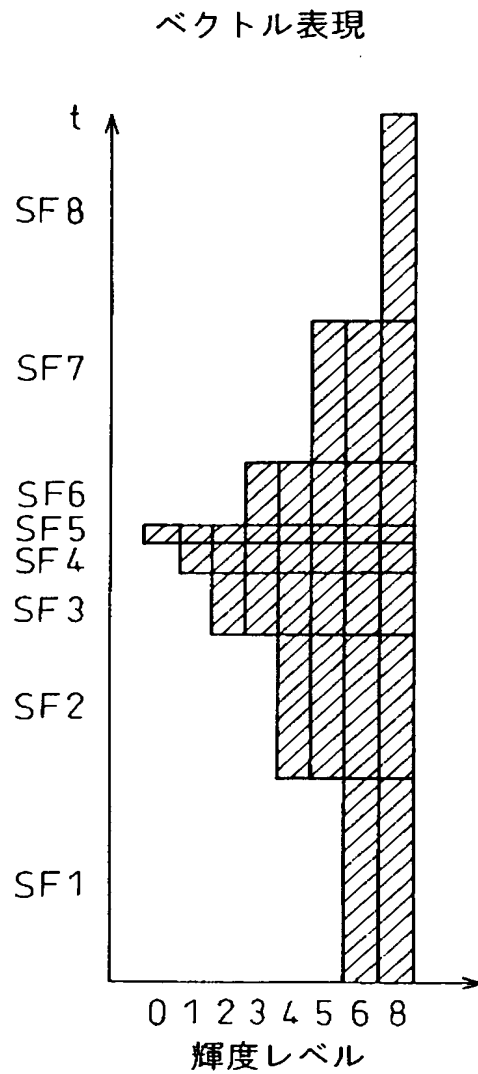
図 5 メインパスにおける各輝度レベルの点灯サブフィールド期間の配置の一例を示す図



【図 6】

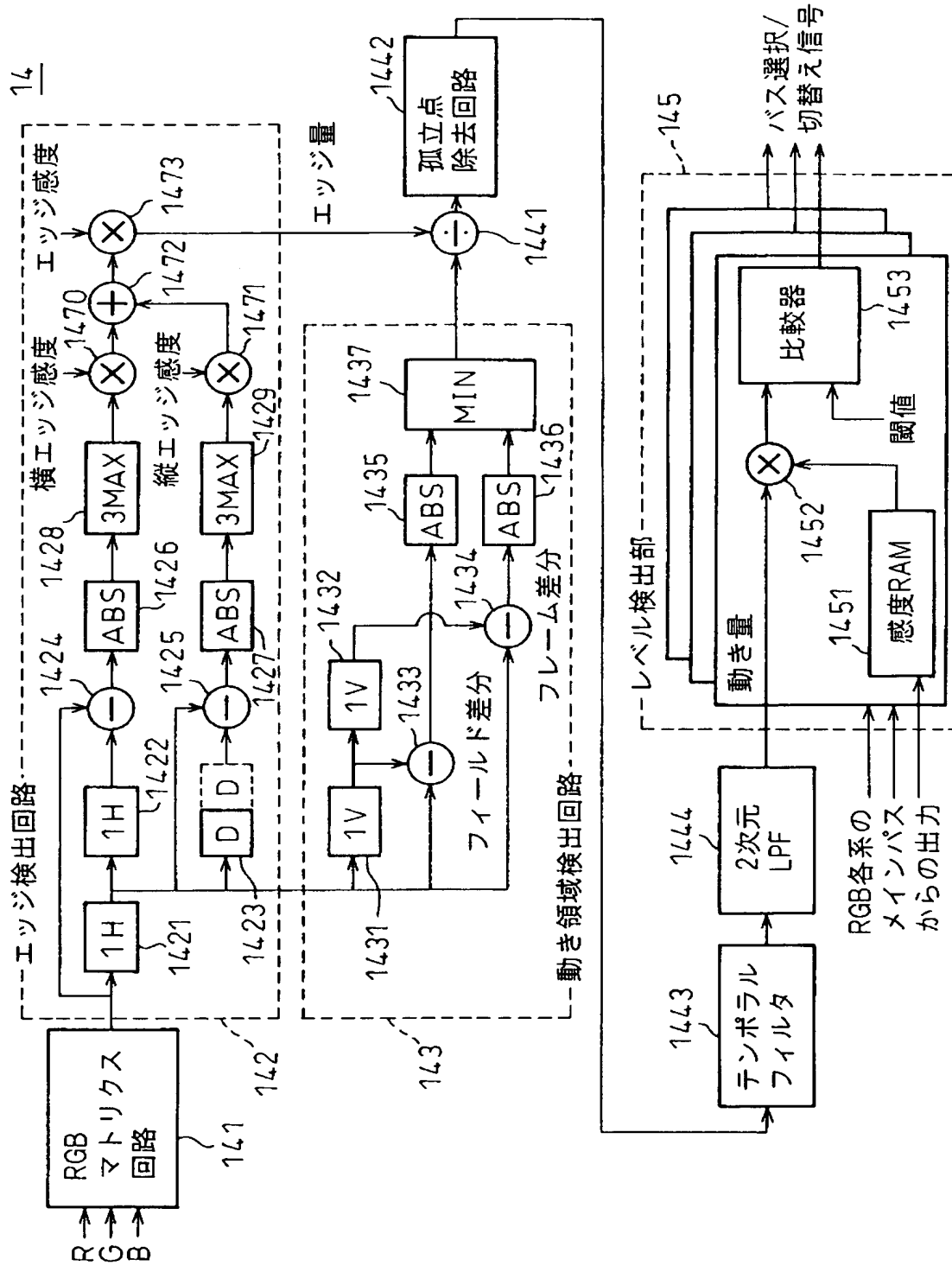
図 6

サブパスにおける各輝度レベルの点灯サブフィールド期間の配置の一例を示す図



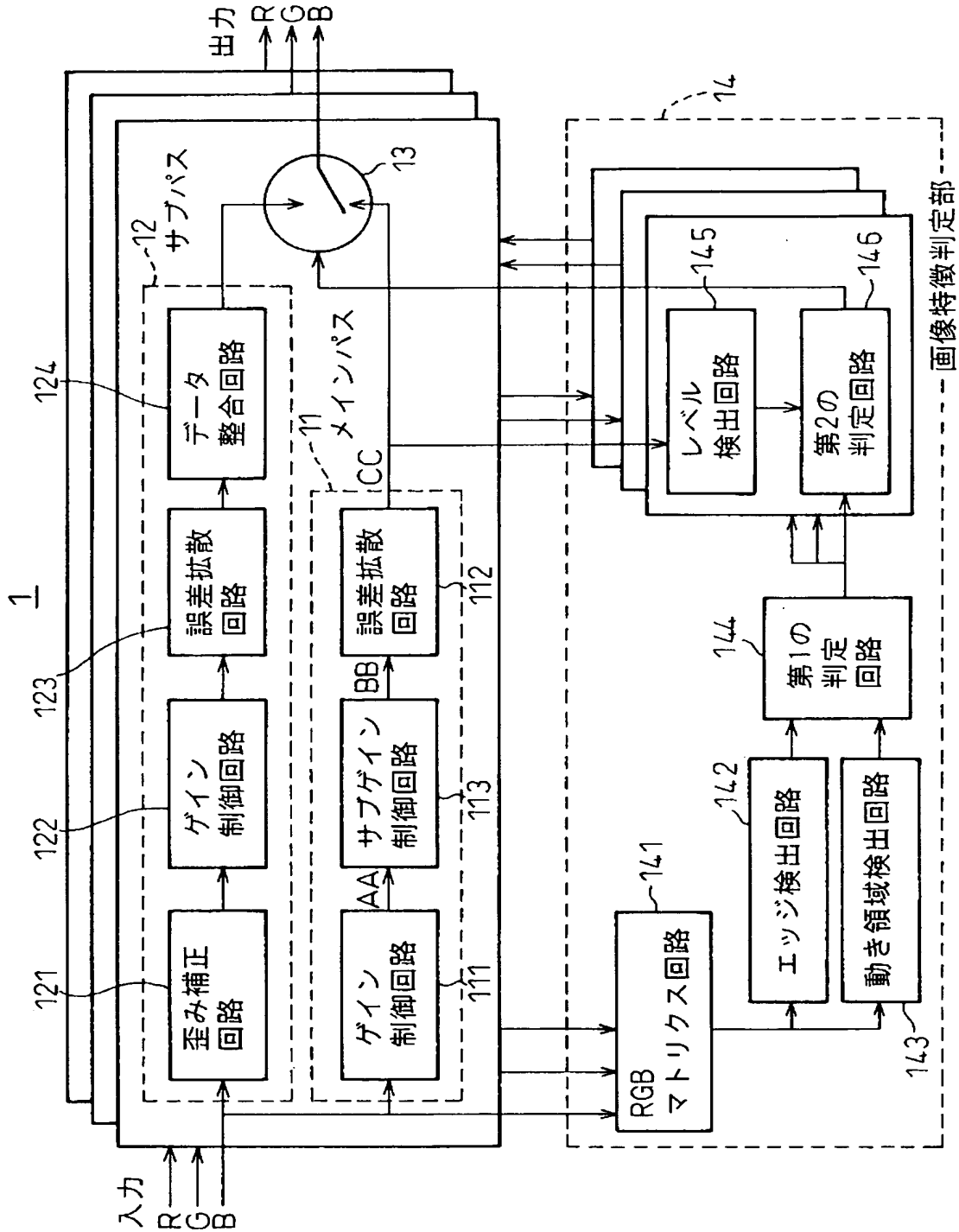
【図7】

図7 図3の画像処理回路における画像特徴判定部の一例を示すブロック図



【図 8】

図 8 本発明に係るプラズマディスプレイ装置の画像処理回路の一例を示すブロック図



【図 9】

図 9

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の一例を示す図(その1)

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	1	2	4	8	12	16	20	24	28	32
0										
1	○									
2		○								
3	○	○								
4			○							
5	○		○							
6		○	○							
7	○	○	○							
8				○						
9	○			○						
10		○		○						
11	○	○		○						
12			○	○						
13	○		○	○						
14		○	○	○						
15	○	○	○	○						
16			○		○					
17	○		○		○					
18		○	○		○					
19	○	○	○		○					
20				○	○					
21	○			○	○					
22		○		○	○					
23	○	○		○	○					
24			○	○	○					
25	○		○	○	○					
26		○	○	○	○					
27	○	○	○	○	○					
28			○	○		○				
29	○		○	○		○				
30		○	○	○		○				
31	○	○	○	○		○				
32			○		○	○				
33	○		○		○	○				
34		○	○		○	○				
35	○	○	○		○	○				
36				○	○	○				
37	○			○	○	○				

【図10】

図10

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の一例を示す図(その2)

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	1	2	4	8	12	16	20	24	28	32
38		○		○	○	○				
39	○	○		○	○	○				
40			○	○	○	○				
41	○		○	○	○	○				
42		○	○	○	○	○				
43	○	○	○	○	○	○				
44			○	○	○		○			
45	○		○	○	○		○			
46		○	○	○	○		○			
47	○	○	○	○	○		○			
48			○	○		○	○			
49	○		○	○		○	○			
50		○	○	○		○	○			
51	○	○	○	○		○	○			
52			○		○	○	○			
53	○		○		○	○	○			
54		○	○		○	○	○			
55	○	○	○		○	○	○			
56				○	○	○	○			
57	○			○	○	○	○			
58		○		○	○	○	○			
59	○	○		○	○	○	○			
60			○	○	○	○	○			
61	○		○	○	○	○	○			
62		○	○	○	○	○	○			
63	○	○	○	○	○	○	○			
64			○	○	○	○		○		
65	○		○	○	○	○		○		
66		○	○	○	○	○		○		
67	○	○	○	○	○	○		○		
68			○	○	○		○	○		
69	○		○	○	○		○	○		
70		○	○	○	○		○	○		
71	○	○	○	○	○		○	○		
72			○	○		○	○	○		
73	○		○	○		○	○	○		
74		○	○	○		○	○	○		
75	○	○	○	○		○	○	○		

【図 11】

図 11

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の一例を示す図(その3)

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	1	2	4	8	12	16	20	24	28	32
76			○		○	○	○	○		
77	○		○		○	○	○	○		
78		○	○		○	○	○	○		
79	○	○	○		○	○	○	○		
80				○	○	○	○	○		
81	○			○	○	○	○	○		
82		○		○	○	○	○	○		
83	○	○		○	○	○	○	○		
84			○	○	○	○	○	○		
85	○		○	○	○	○	○	○		
86		○	○	○	○	○	○	○		
87	○	○	○	○	○	○	○	○		
88			○	○	○	○	○		○	
89	○		○	○	○	○	○		○	
90		○	○	○	○	○	○		○	
91	○	○	○	○	○	○	○		○	
92			○	○	○	○		○	○	
93	○		○	○	○	○		○	○	
94		○	○	○	○	○		○	○	
95	○	○	○	○	○	○		○	○	
96			○	○	○		○	○	○	
97	○		○	○	○		○	○	○	
98		○	○	○	○		○	○	○	
99	○	○	○	○	○		○	○	○	
100			○	○		○	○	○	○	
101	○		○	○		○	○	○	○	
102		○			○	○	○	○	○	
103	○	○			○	○	○	○	○	
104			○		○	○	○	○	○	
105	○		○		○	○	○	○	○	
106		○	○		○	○	○	○	○	
107	○	○	○		○	○	○	○	○	
108				○	○	○	○	○	○	
109	○			○	○	○	○	○	○	
110		○		○	○	○	○	○	○	
111	○	○		○	○	○	○	○	○	
112			○	○	○	○	○	○	○	
113	○		○	○	○	○	○	○	○	

【図 12】

図 12

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の一例を示す図(その4)

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	1	2	4	8	12	16	20	24	28	32
114		○	○	○	○	○	○	○	○	
115	○	○	○	○	○	○	○	○	○	
116			○	○	○	○	○	○		○
117	○		○	○	○	○	○	○		○
118		○	○	○	○	○	○	○		○
119	○	○	○	○	○	○	○	○		○
120			○	○	○	○	○		○	○
121	○		○	○	○	○	○		○	○
122		○	○	○	○	○	○		○	○
123	○	○	○	○	○	○	○		○	○
124			○	○	○	○		○	○	○
125	○		○	○	○	○		○	○	○
126		○	○	○	○	○		○	○	○
127	○	○	○	○	○	○		○	○	○
128			○	○	○		○	○	○	○
129	○		○	○	○		○	○	○	○
130		○	○	○	○		○	○	○	○
131	○	○	○	○	○		○	○	○	○
132			○	○		○	○	○	○	○
133	○		○	○		○	○	○	○	○
134		○	○	○		○	○	○	○	○
135	○	○	○	○		○	○	○	○	○
136			○		○	○	○	○	○	○
137	○		○		○	○	○	○	○	○
138		○	○		○	○	○	○	○	○
139	○	○	○		○	○	○	○	○	○
140				○	○	○	○	○	○	○
141	○			○	○	○	○	○	○	○
142		○		○	○	○	○	○	○	○
143	○	○		○	○	○	○	○	○	○
144			○	○	○	○	○	○	○	○
145	○		○	○	○	○	○	○	○	○
146		○	○	○	○	○	○	○	○	○
147	○	○	○	○	○	○	○	○	○	○

【図 13】

図 13

本発明に係るプラズマディスプレイ装置に適用されるサブパス
におけるサブフィールド点灯表の一例を示す図

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	1	2	4	8	12	16	20	24	28	32
0										
1	○									
3	○	○								
7	○	○	○							
15	○	○	○	○						
27	○	○	○	○	○					
43	○	○	○	○	○	○				
63	○	○	○	○	○	○	○			
87	○	○	○	○	○	○	○	○		
115	○	○	○	○	○	○	○	○	○	
147	○	○	○	○	○	○	○	○	○	○

【図 14】

図 14

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図(その1)

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	32	28	24	20	16	12	8	4	2	1
0										
1										○
2									○	
3									○	○
4								○		
5								○		○
6								○	○	
7								○	○	○
8							○			
9							○			○
10							○		○	
11							○		○	○
12							○	○		
13							○	○		○
14							○	○	○	
15							○	○	○	○
16						○		○		
17						○		○		○
18						○		○	○	
19						○		○	○	○
20						○	○			
21						○	○			○
22						○	○		○	
23						○	○		○	○
24						○	○	○		
25						○	○	○		○
26						○	○	○	○	
27						○	○	○	○	○
28					○		○	○		
29					○		○	○		○
30					○		○	○	○	
31					○		○	○	○	○
32					○	○		○		
33					○	○		○		○
34					○	○		○	○	
35					○	○		○	○	○
36					○	○	○			
37					○	○	○			○

【図 15】

図15

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図(その2)

	SF1	SF 2	SF 3	SF 4	SF 5	SF 6	SF 7	SF 8	SF 9	SF10
	32	28	24	20	16	12	8	4	2	1
38					○	○	○		○	
39					○	○	○		○	○
40					○	○	○	○		
41					○	○	○	○		○
42					○	○	○	○	○	
43					○	○	○	○	○	○
44				○		○	○	○		
45				○		○	○	○		○
46				○		○	○	○	○	
47				○		○	○	○	○	○
48				○	○		○	○		
49				○	○		○	○		○
50				○	○		○	○	○	
51				○	○		○	○	○	○
52				○	○	○		○		
53				○	○	○		○		○
54				○	○	○		○	○	
55				○	○	○		○	○	○
56				○	○	○	○			
57				○	○	○	○			○
58				○	○	○	○		○	
59				○	○	○	○		○	○
60				○	○	○	○	○		
61				○	○	○	○	○		○
62				○	○	○	○	○	○	
63				○	○	○	○	○	○	○
64			○		○	○	○	○		
65			○		○	○	○	○		○
66			○		○	○	○	○	○	
67			○		○	○	○	○	○	○
68			○	○		○	○	○		
69			○	○		○	○	○		○
70			○	○		○	○	○	○	
71			○	○		○	○	○	○	○
72			○	○	○		○	○		
73			○	○	○		○	○		○
74			○	○	○		○	○	○	
75			○	○	○		○	○	○	○

【図 16】

図 16

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図(その3)

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	32	28	24	20	16	12	8	4	2	1
76			○	○	○	○		○		
77			○	○	○	○		○		○
78			○	○	○	○		○	○	
79			○	○	○	○		○	○	○
80			○	○	○	○	○			
81			○	○	○	○	○			○
82			○	○	○	○	○		○	
83			○	○	○	○	○		○	○
84			○	○	○	○	○	○		
85			○	○	○	○	○	○		○
86			○	○	○	○	○	○	○	
87			○	○	○	○	○	○	○	○
88		○		○	○	○	○	○		
89		○		○	○	○	○	○		○
90		○		○	○	○	○	○	○	
91		○		○	○	○	○	○	○	○
92		○	○		○	○	○	○		
93		○	○		○	○	○	○		○
94		○	○		○	○	○	○	○	
95		○	○		○	○	○	○	○	○
96		○	○	○		○	○	○		
97		○	○	○		○	○	○		○
98		○	○	○		○	○	○	○	
99		○	○	○		○	○	○	○	○
100		○	○	○	○		○	○		
101		○	○	○	○		○	○		○
102		○	○	○	○	○			○	
103		○	○	○	○	○			○	○
104		○	○	○	○	○		○		
105		○	○	○	○	○		○		○
106		○	○	○	○	○		○	○	
107		○	○	○	○	○		○	○	○
108		○	○	○	○	○	○			
109		○	○	○	○	○	○			○
110		○	○	○	○	○	○		○	
111		○	○	○	○	○	○		○	○
112		○	○	○	○	○	○	○		
113		○	○	○	○	○	○	○		○

【図 17】

図 17

本発明に係るプラズマディスプレイ装置に適用されるサブフィールド点灯表の他の例を示す図(その4)

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	32	28	24	20	16	12	8	4	2	1
114		○	○	○	○	○	○	○	○	
115		○	○	○	○	○	○	○	○	○
116	○		○	○	○	○	○	○		
117	○		○	○	○	○	○	○		○
118	○		○	○	○	○	○	○	○	
119	○		○	○	○	○	○	○	○	○
120	○	○		○	○	○	○	○		
121	○	○		○	○	○	○	○		○
122	○	○		○	○	○	○	○	○	
123	○	○		○	○	○	○	○	○	○
124	○	○	○		○	○	○	○		
125	○	○	○		○	○	○	○		○
126	○	○	○		○	○	○	○	○	
127	○	○	○		○	○	○	○	○	○
128	○	○	○	○		○	○	○		
129	○	○	○	○		○	○	○		○
130	○	○	○	○		○	○	○	○	
131	○	○	○	○		○	○	○	○	○
132	○	○	○	○	○		○	○		
133	○	○	○	○	○		○	○		○
134	○	○	○	○	○		○	○	○	
135	○	○	○	○	○		○	○	○	○
136	○	○	○	○	○	○		○		
137	○	○	○	○	○	○		○		○
138	○	○	○	○	○	○		○	○	
139	○	○	○	○	○	○		○	○	○
140	○	○	○	○	○	○	○			
141	○	○	○	○	○	○	○			○
142	○	○	○	○	○	○	○		○	
143	○	○	○	○	○	○	○		○	○
144	○	○	○	○	○	○	○	○		
145	○	○	○	○	○	○	○	○		○
146	○	○	○	○	○	○	○	○	○	
147	○	○	○	○	○	○	○	○	○	○

【図 18】

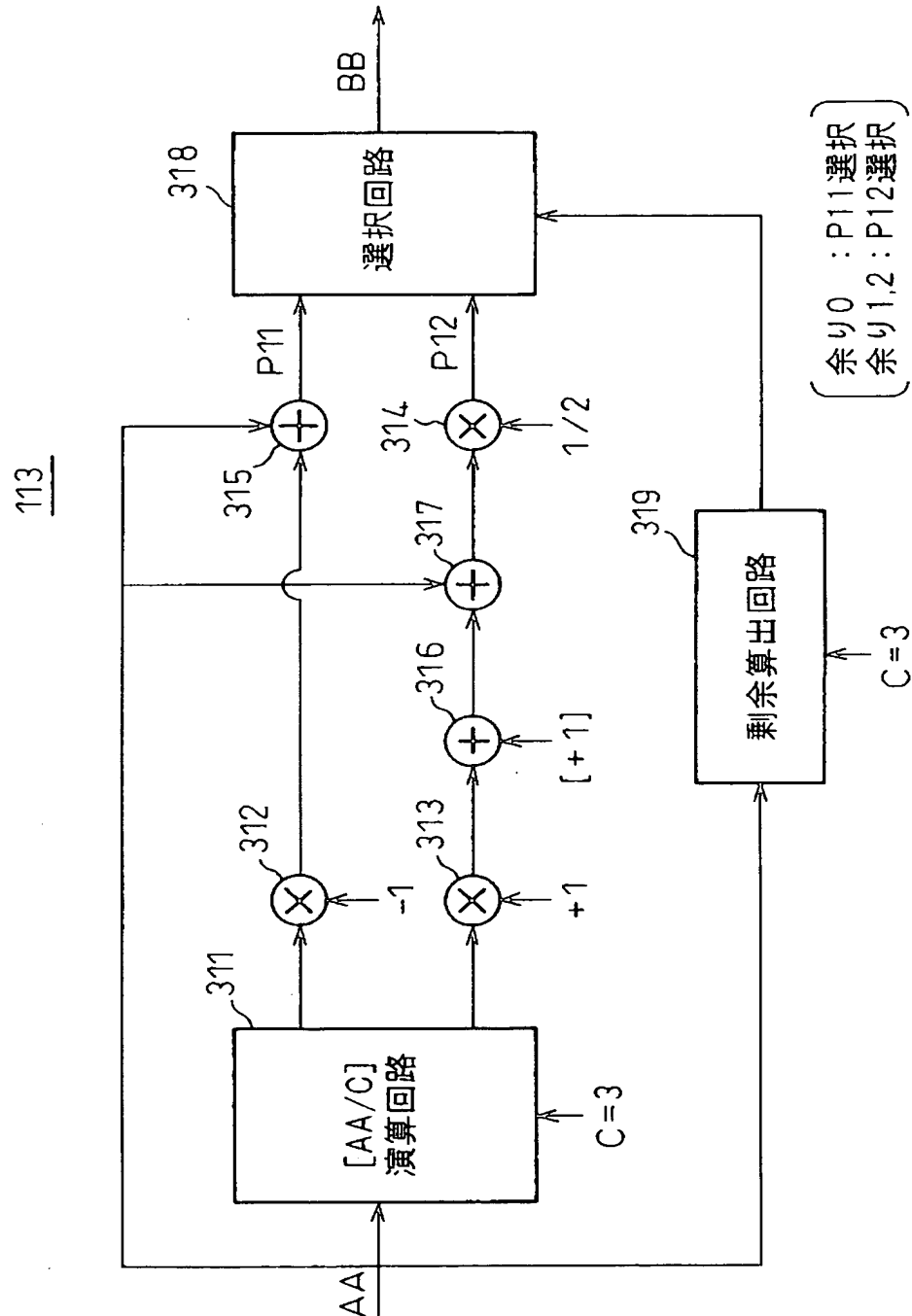
図 18

本発明に係るプラズマディスプレイ装置に適用されるサブパス
におけるサブフィールド点灯表の他の例を示す図

	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10
	32	28	24	20	16	12	8	4	2	1
0										
1										○
3									○	○
7								○	○	○
15							○	○	○	○
27						○	○	○	○	○
43					○	○	○	○	○	○
63				○	○	○	○	○	○	○
87			○	○	○	○	○	○	○	○
115		○	○	○	○	○	○	○	○	○
147	○	○	○	○	○	○	○	○	○	○

【図 19】

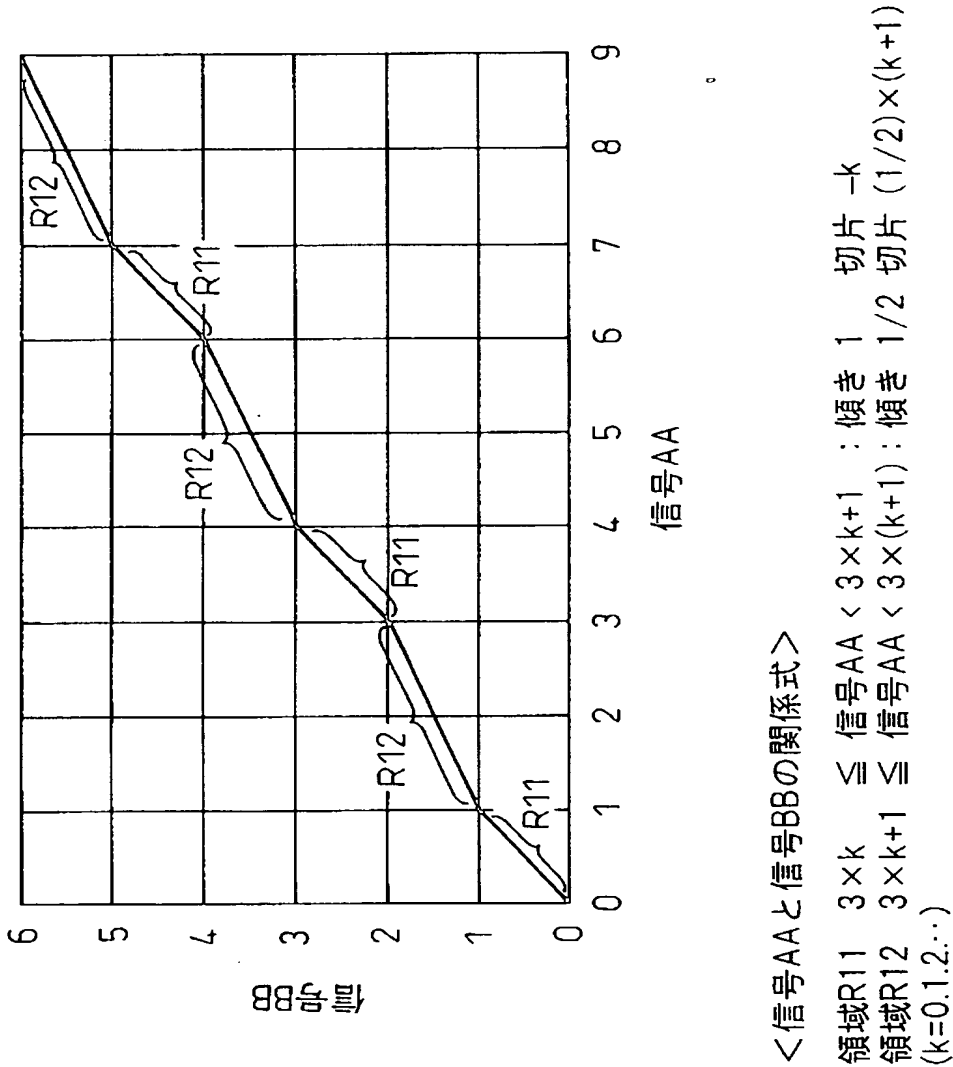
図19 本発明に係るプラズマディスプレイ装置の第1実施例におけるサブゲイン制御回路を概略的に示すブロック図



【図 20】

図 20

図19に示すサブゲイン制御回路を説明するための図



【図 21】

図 21

図19に示すサブゲイン制御回路の動作を説明するための図(その1)

※剰余が0のときP11、それ以外はP12を選択

AA	P11	P12	BB	表示
0	0	0.5	0	0
1	1	1	1	1
2	2	1.5	1.5	2
3	2	2.5	2	3
4	3	3	3	4
5	4	3.5	3.5	5
6	4	4.5	4	6
7	5	5	5	7
8	6	5.5	5.5	8
9	6	6.5	6	9
10	7	7	7	10
11	8	7.5	7.5	11
12	8	8.5	8	12
13	9	9	9	13
14	10	9.5	9.5	14
15	10	10.5	10	15
16	11	11	11	16
17	12	11.5	11.5	17
18	12	12.5	12	18
19	13	13	13	19
20	14	13.5	13.5	20
21	14	14.5	14	21
22	15	15	15	22
23	16	15.5	15.5	21
24	16	16.5	16	24
25	17	17	17	25
26	18	17.5	17.5	24
27	18	18.5	18	27
28	19	19	19	28
29	20	19.5	19.5	29
30	20	20.5	20	30
31	21	21	21	31
32	22	21.5	21.5	32
33	22	22.5	22	33
34	23	23	23	34
35	24	23.5	23.5	35
36	24	24.5	24	36
37	25	25	25	37

【図 22】

図 22

図19に示すサブゲイン制御回路の動作を説明するための図(その2)

※剰余が0のときP11、それ以外はP12を選択

AA	P11	P12	BB	表示
38	26	25.5	25.5	38
39	26	26.5	26	39
40	27	27	27	40
41	28	27.5	27.5	41
42	28	28.5	28	42
43	29	29	29	43
44	30	29.5	29.5	42
45	30	30.5	30	45
46	31	31	31	46
47	32	31.5	31.5	47
48	32	32.5	32	48
49	33	33	33	49
50	34	33.5	33.5	50
51	34	34.5	34	51
52	35	35	35	52
53	36	35.5	35.5	53
54	36	36.5	36	54
55	37	37	37	55
56	38	37.5	37.5	56
57	38	38.5	38	57
58	39	39	39	58
59	40	39.5	39.5	59
60	40	40.5	40	60
61	41	41	41	61
62	42	41.5	41.5	62
63	42	42.5	42	63
64	43	43	43	64
65	44	43.5	43.5	65
66	44	44.5	44	66
67	45	45	45	67
68	46	45.5	45.5	68
69	46	46.5	46	69
70	47	47	47	70
71	48	47.5	47.5	71
72	48	48.5	48	72
73	49	49	49	73
74	50	49.5	49.5	74
75	50	50.5	50	75
76	51	51	51	76

【図 2 3】

図 23

図19に示すサブゲイン制御回路の動作を説明するための図(その3)

※剰余が0のときP11、それ以外はP12を選択

AA	P11	P12	BB	表示
77	52	51.5	51.5	77
78	52	52.5	52	78
79	53	53	53	79
80	54	53.5	53.5	80
81	54	54.5	54	81
82	55	55	55	82
83	56	55.5	55.5	83
84	56	56.5	56	84
85	57	57	57	85
86	58	57.5	57.5	86
87	58	58.5	58	87
88	59	59	59	88
89	60	59.5	59.5	89
90	60	60.5	60	90
91	61	61	61	91
92	62	61.5	61.5	92
93	62	62.5	62	93
94	63	63	63	94
95	64	63.5	63.5	95
96	64	64.5	64	96
97	65	65	65	97
98	66	65.5	65.5	98
99	66	66.5	66	99
100	67	67	67	100
101	68	67.5	67.5	101
102	68	68.5	68	102
103	69	69	69	103
104	70	69.5	69.5	104
105	70	70.5	70	105
106	71	71	71	106
107	72	71.5	71.5	107
108	72	72.5	72	108
109	73	73	73	109
110	74	73.5	73.5	110
111	74	74.5	74	111
112	75	75	75	112
113	76	75.5	75.5	113
114	76	76.5	76	114
115	77	77	77	115

【図 24】

図 24

図19に示すサブゲイン制御回路の動作を説明するための図(その4)

※剰余が0のときP11、それ以外はP12を選択

AA	P11	P12	BB	表示
116	78	77.5	77.5	116
117	78	78.5	78	117
118	79	79	79	118
119	80	79.5	79.5	119
120	80	80.5	80	120
121	81	81	81	121
122	82	81.5	81.5	122
123	82	82.5	82	123
124	83	83	83	124
125	84	83.5	83.5	125
126	84	84.5	84	126
127	85	85	85	127
128	86	85.5	85.5	128
129	86	86.5	86	129
130	87	87	87	130
131	88	87.5	87.5	131
132	88	88.5	88	132
133	89	89	89	133
134	90	89.5	89.5	134
135	90	90.5	90	135
136	91	91	91	136
137	92	91.5	91.5	137
138	92	92.5	92	138
139	93	93	93	139
140	94	93.5	93.5	140
141	94	94.5	94	141
142	95	95	95	142
143	96	95.5	95.5	143
144	96	96.5	96	144
145	97	97	97	145
146	98	97.5	97.5	146
147	98	98.5	98	147
148	99	99	99	148
149	100	99.5	99.5	149
150	100	100.5	100	150
151	101	101	101	151
152	102	101.5	101.5	152
153	102	102.5	102	153
154	103	103	103	154

【図 25】

図 25

図19に示すサブゲイン制御回路の動作を説明するための図(その5)

※剰余が0のときP11、それ以外はP12を選択

AA	P11	P12	BB	表示
155	104	103.5	103.5	155
156	104	104.5	104	156
157	105	105	105	157
158	106	105.5	105.5	156
159	106	106.5	106	159
160	107	107	107	160
161	108	107.5	107.5	161
162	108	108.5	108	162
163	109	109	109	163
164	110	109.5	109.5	164
165	110	110.5	110	165
166	111	111	111	166
167	112	111.5	111.5	167
168	112	112.5	112	168
169	113	113	113	169
170	114	113.5	113.5	170
171	114	114.5	114	171
172	115	115	115	172
173	116	115.5	115.5	173
174	116	116.5	116	174
175	117	117	117	175
176	118	117.5	117.5	176
177	118	118.5	118	177
178	119	119	119	178
179	120	119.5	119.5	179
180	120	120.5	120	180
181	121	121	121	181
182	122	121.5	121.5	182
183	122	122.5	122	183
184	123	123	123	184
185	124	123.5	123.5	185
186	124	124.5	124	186
187	125	125	125	187
188	126	125.5	125.5	188
189	126	126.5	126	189
190	127	127	127	190
191	128	127.5	127.5	191
192	128	128.5	128	192
193	129	129	129	193

【図 26】

図 26

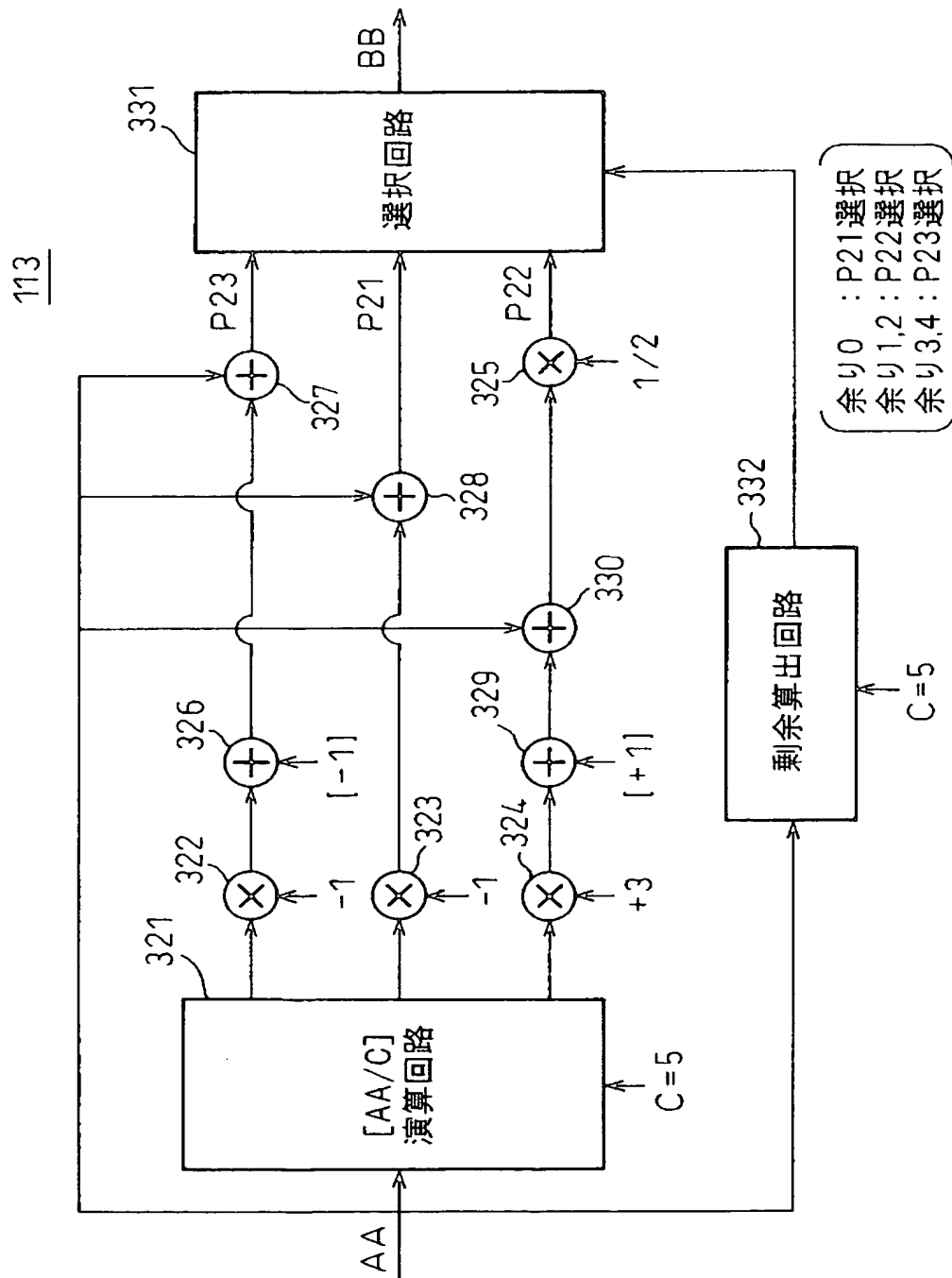
図19に示すサブゲイン制御回路の動作を説明するための図(その6)

※剰余が0のときP11、それ以外はP12を選択

AA	P11	P12	BB	表示
194	130	129.5	129.5	194
195	130	130.5	130	195
196	131	131	131	196
197	132	131.5	131.5	197
198	132	132.5	132	198
199	133	133	133	199
200	134	133.5	133.5	200
201	134	134.5	134	201
202	135	135	135	202
203	136	135.5	135.5	203
204	136	136.5	136	204
205	137	137	137	205
206	138	137.5	137.5	206
207	138	138.5	138	207
208	139	139	139	208
209	140	139.5	139.5	209
210	140	140.5	140	210
211	141	141	141	211
212	142	141.5	141.5	212
213	142	142.5	142	213
214	143	143	143	214
215	144	143.5	143.5	215
216	144	144.5	144	216
217	145	145	135	217
218	146	145.5	145.5	218
219	146	146.5	146	219
220	147	147	147	220

【図 27】

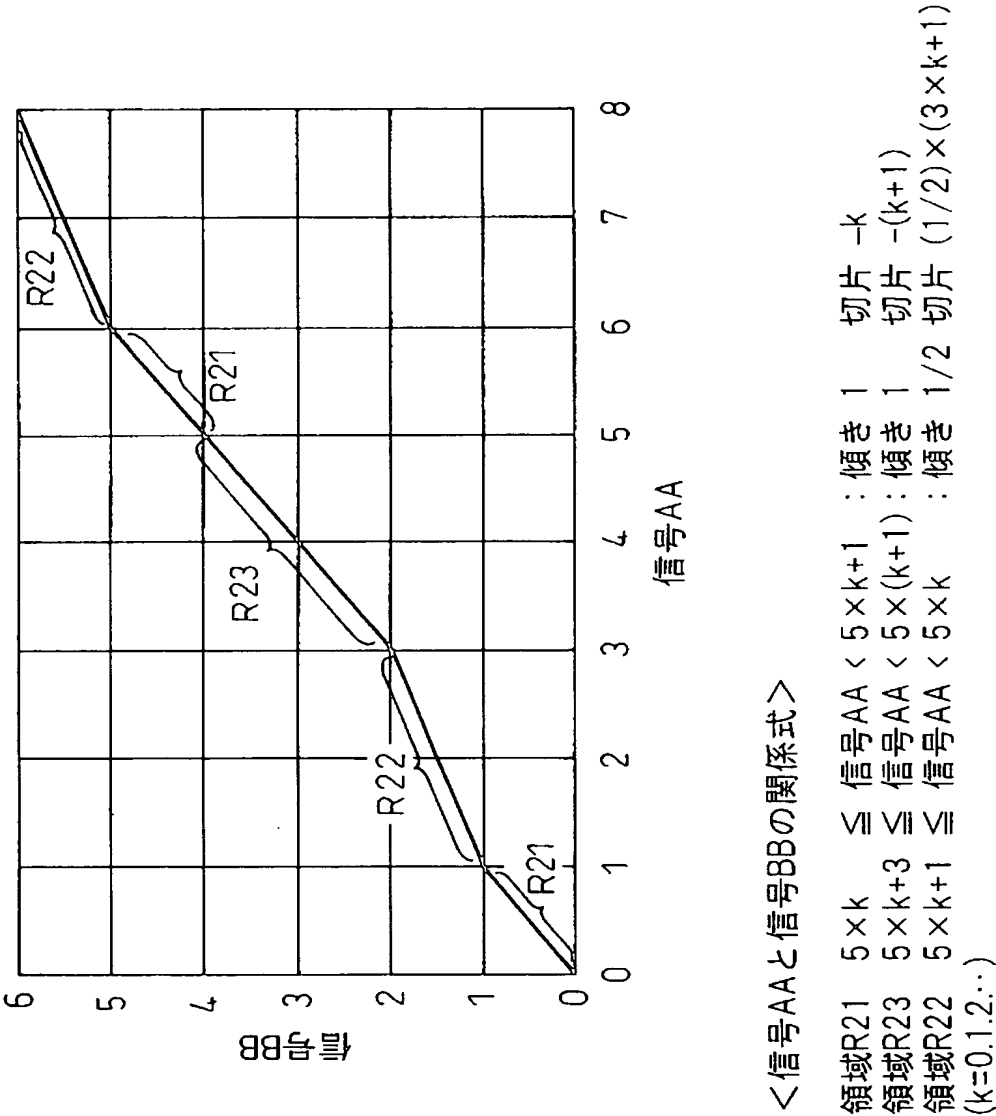
図 27 本発明に係るプラズマディスプレイ装置の第2実施例におけるサブゲイン制御回路を概略的に示すブロック図



【図 28】

図 28

図 27 に示すサブゲイン制御回路を説明するための図



【図 29】

図 29

図27に示すサブゲイン制御回路の動作を説明するための図(その1)

※剰余が0のときP21、剰余が1,2のときP22、それ以外はP23を選択

AA	P21	P22	P23	BB	表示
0	0	0.5	-1	0	0
1	1	1	0	1	1
2	2	1.5	1	1.5	2
3	3	2	2	2	3
4	4	2.5	3	3	4
5	4	4.5	3	4	5
6	5	5	4	5	6
7	6	5.5	5	5.5	7
8	7	6	6	6	8
9	8	6.5	7	7	9
10	8	8.5	7	8	10
11	9	9	8	9	11
12	10	9.5	9	9.5	12
13	11	10	10	10	13
14	12	10.5	11	11	14
15	12	12.5	11	12	15
16	13	13	12	13	16
17	14	13.5	13	13.5	17
18	15	14	14	14	18
19	16	14.5	15	15	19
20	16	16.5	15	16	20
21	17	17	16	17	21
22	18	17.5	17	17.5	22
23	19	18	18	18	23
24	20	18.5	19	19	24
25	20	20.5	19	20	25
26	21	21	20	21	26
27	22	21.5	21	21.5	27
28	23	22	22	22	28
29	24	22.5	23	23	29
30	24	24.5	23	24	30
31	25	25	24	25	31
32	26	25.5	25	25.5	32
33	27	26	26	26	33
34	28	26.5	27	27	34
35	28	28.5	27	28	35
36	29	29	28	29	36
37	30	29.5	29	29.5	37

【図 30】

図 30

図 27 に示すサブゲイン制御回路の動作を説明するための図(その 2)

※ 剰余が 0 のとき P21、剰余が 1, 2 のとき P22、それ以外は P23 を選択

AA	P21	P22	P23	BB	表示
38	31	30	30	30	38
39	32	30.5	31	31	39
40	32	32.5	31	32	40
41	33	33	32	33	41
42	34	33.5	33	33.5	42
43	35	34	34	34	43
44	36	34.5	35	35	44
45	36	36.5	35	36	45
46	37	37	36	37	46
47	38	37.5	37	37.5	47
48	39	38	38	38	48
49	40	38.5	39	39	49
50	40	40.5	39	40	50
51	41	41	40	41	51
52	42	41.5	41	41.5	52
53	43	42	42	42	53
54	44	42.5	43	43	54
55	44	44.5	43	44	55
56	45	45	44	45	56
57	46	45.5	45	45.5	57
58	47	46	46	46	58
59	48	46.5	47	47	59
60	48	48.5	47	48	60
61	49	49	48	49	61
62	50	49.5	49	49.5	62
63	51	50	50	50	63
64	52	50.5	51	51	64
65	52	52.5	51	52	65
66	53	53	52	53	66
67	54	53.5	53	53.5	67
68	55	54	54	54	68
69	56	54.5	55	55	69
70	56	56.5	55	56	70
71	57	57	56	57	71
72	58	57.5	57	57.5	72
73	59	58	58	58	73
74	60	58.5	59	59	74
75	60	60.5	59	60	75
76	61	61	60	61	76

【図 31】

図 31

図27に示すサブゲイン制御回路の動作を説明するための図(その3)

※剰余が0のときP21、剰余が1,2のときP22、それ以外はP23を選択

AA	P21	P22	P23	BB	表示
77	62	61.5	61	61.5	77
78	63	62	62	62	78
79	64	62.5	63	63	79
80	64	64.5	63	64	80
81	65	65	64	65	81
82	66	65.5	65	65.5	82
83	67	66	66	66	83
84	68	66.5	67	67	84
85	68	68.5	67	68	85
86	69	69	68	69	86
87	70	69.5	69	69.5	87
88	71	70	70	70	88
89	72	70.5	71	71	89
90	72	72.5	71	72	90
91	73	73	72	73	91
92	74	73.5	73	73.5	92
93	75	74	74	74	93
94	76	74.5	75	75	94
95	76	76.5	75	76	95
96	77	77	76	77	96
97	78	77.5	77	77.5	97
98	79	78	78	78	98
99	80	78.5	79	79	99
100	80	80.5	79	80	100
101	81	81	80	81	101
102	82	81.5	81	81.5	102
103	83	82	82	82	103
104	84	82.5	83	83	104
105	84	84.5	83	84	105
106	85	85	84	85	106
107	86	85.5	85	85.5	107
108	87	86	86	86	108
109	88	86.5	87	87	109
110	88	88.5	87	88	110
111	89	89	88	89	111
112	90	89.5	89	89.5	112
113	91	90	90	90	113
114	92	90.5	91	91	114
115	92	92.5	91	92	115

【図 32】

図 32

図 27 に示すサブゲイン制御回路の動作を説明するための図(その 4)

※ 剰余が 0 のとき P21、剰余が 1, 2 のとき P22、それ以外は P23 を選択

AA	P21	P22	P23	BB	表示
116	93	93	92	93	116
117	94	93.5	93	93.5	117
118	95	94	94	94	118
119	96	94.5	95	95	119
120	96	96.5	95	96	120
121	97	97	96	97	121
122	98	97.5	97	97.5	122
123	99	98	98	98	123
124	100	98.5	99	99	124
125	100	100.5	99	100	125
126	101	101	100	101	126
127	102	101.5	101	101.5	127
128	103	102	102	102	128
129	104	102.5	103	103	129
130	104	104.5	103	104	130
131	105	105	104	105	131
132	106	105.5	105	105.5	132
133	107	106	106	106	133
134	108	106.5	107	107	134
135	108	108.5	107	108	135
136	109	109	108	109	136
137	110	109.5	109	109.5	137
138	111	110	110	110	138
139	112	110.5	111	111	139
140	112	112.5	111	112	140
141	113	113	112	113	141
142	114	113.5	113	113.5	142
143	115	114	114	114	143
144	116	114.5	115	115	144
145	116	116.5	115	116	145
146	117	117	116	117	146
147	118	117.5	117	117.5	147
148	119	118	118	118	148
149	120	118.5	119	119	149
150	120	120.5	119	120	150
151	121	121	120	121	151
152	122	121.5	121	121.5	152
153	123	122	122	122	153
154	124	122.5	123	123	154

【図 33】

図 33

図27に示すサブゲイン制御回路の動作を説明するための図(その5)

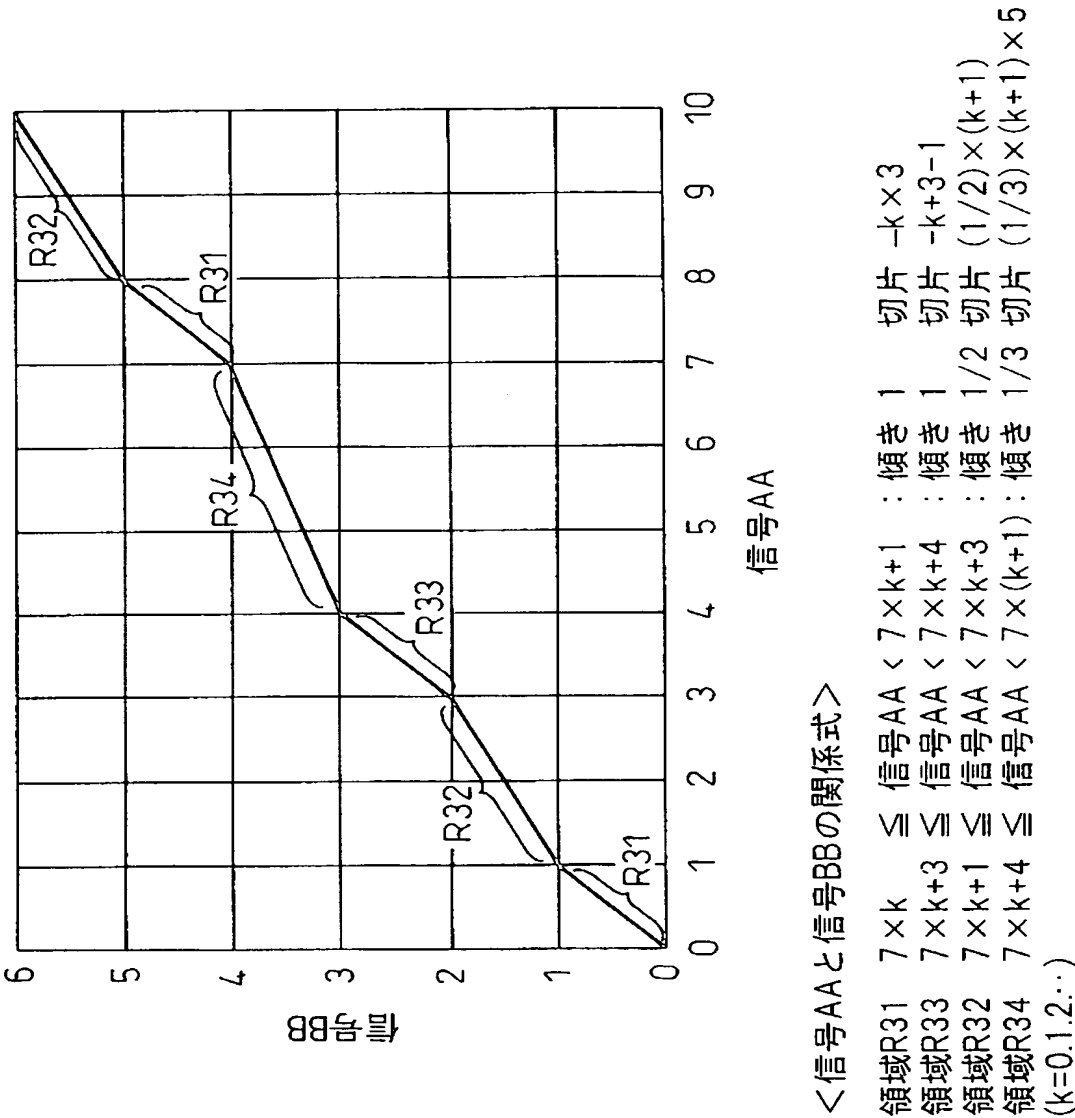
※剰余が0のときP21、剰余が1,2のときP22、それ以外はP23を選択

AA	P21	P22	P23	BB	表示
155	124	124.5	123	124	155
156	125	125	124	125	156
157	126	125.5	125	125.5	157
158	127	126	126	126	158
159	128	126.5	127	127	159
160	128	128.5	127	128	160
161	129	129	128	129	161
162	130	129.5	129	129.5	162
163	131	130	130	130	163
164	132	130.5	131	131	164
165	132	132.5	131	132	165
166	133	133	132	133	166
167	134	133.5	133	133.5	167
168	135	134	134	134	168
169	136	134.5	135	135	169
170	136	136.5	135	136	170
171	137	137	136	137	171
172	138	137.5	137	137.5	172
173	139	138	138	138	173
174	140	138.5	139	139	174
175	140	140.5	139	140	175
176	141	141	140	141	176
177	142	141.5	141	141.5	177
178	143	142	142	142	178
179	144	142.5	143	143	179
180	144	144.5	143	144	180
181	145	145	144	145	181
182	146	145.5	145	145.5	182
183	147	146	146	146	183
184	148	146.5	147	147	184

【図 3 5】

図 35

図34に示すサブゲイン制御回路を説明するための図



【図 36】

図 36

図34に示すサブゲイン制御回路の動作を説明するための図(その1)

※剰余が0のときP31、剰余が1,2のときP32、
余剰が3のときP33、それ以外はP34を選択

AA	P31	P32	P33	P34	BB	表示
0	0	0.5	-1	1.666667	0	0
1	1	1	0	2	1	1
2	2	1.5	1	2.333333	1.5	2
3	3	2	2	2.666667	2	3
4	4	2.5	3	3	3	4
5	5	3	4	3.333333	3.333333	5
6	6	3.5	5	3.666667	3.666667	6
7	4	4.5	3	5.666667	4	7
8	5	5	4	6	5	8
9	6	5.5	5	6.333333	5.5	9
10	7	6	6	6.666667	6	10
11	8	6.5	7	7	7	11
12	9	7	8	7.333333	7.333333	12
13	10	7.5	9	7.666667	7.666667	13
14	8	8.5	7	9.666667	8	14
15	9	9	8	10	9	15
16	10	9.5	9	10.333333	9.5	16
17	11	10	10	10.666667	10	17
18	12	10.5	11	11	11	18
19	13	11	12	11.333333	11.333333	19
20	14	11.5	13	11.666667	11.666667	20
21	12	12.5	11	13.666667	12	21
22	13	13	12	14	13	22
23	14	13.5	13	14.333333	13.5	23
24	15	14	14	14.666667	14	24
25	16	14.5	15	15	15	25
26	17	15	16	15.333333	15.333333	26
27	18	15.5	17	15.666667	15.666667	27
28	16	16.5	15	17.666667	16	28
29	17	17	16	18	17	29
30	18	17.5	17	18.333333	17.5	30
31	19	18	18	18.666667	18	31
32	20	18.5	19	19	19	32
33	21	19	20	19.333333	19.333333	33
34	22	19.5	21	19.666667	19.666667	34
35	20	20.5	19	21.666667	20	35
36	21	21	20	22	21	36
37	22	21.5	21	22.333333	21.5	37

【図 37】

図 37

図 34 に示すサブゲイン制御回路の動作を説明するための図(その 2)

※剰余が 0 のとき P31、剰余が 1, 2 のとき P32、
余剰が 3 のとき P33、それ以外は P34 を選択

AA	P31	P32	P33	P34	BB	表示
38	23	22	22	22.66667	22	38
39	24	22.5	23	23	23	39
40	25	23	24	23.33333	23.33333	40
41	26	23.5	25	23.66667	23.66667	41
42	24	24.5	23	25.66667	24	42
43	25	25	24	26	25	43
44	26	25.5	25	26.33333	25.5	44
45	27	26	26	26.66667	26	45
46	28	26.5	27	27	27	46
47	29	27	28	27.33333	27.33333	47
48	30	27.5	29	27.66667	27.66667	48
49	28	28.5	27	29.66667	28	49
50	29	29	28	30	29	50
51	30	29.5	29	30.33333	29.5	51
52	31	30	30	30.66667	30	52
53	32	30.5	31	31	31	53
54	33	31	32	31.33333	31.33333	54
55	34	31.5	33	31.66667	31.66667	55
56	32	32.5	31	33.66667	32	56
57	33	33	32	34	33	57
58	34	33.5	33	34.33333	33.5	58
59	35	34	34	34.66667	34	59
60	36	34.5	35	35	35	60
61	37	35	36	35.33333	35.33333	61
62	38	35.5	37	35.66667	35.66667	62
63	36	36.5	35	37.66667	36	63
64	37	37	36	38	37	64
65	38	37.5	37	38.33333	37.5	65
66	39	38	38	38.66667	38	66
67	40	38.5	39	39	39	67
68	41	39	40	39.33333	39.33333	68
69	42	39.5	41	39.66667	39.66667	69
70	40	40.5	39	41.66667	40	70
71	41	41	40	42	41	71
72	42	41.5	41	42.33333	41.5	72
73	43	42	42	42.66667	42	73
74	44	42.5	43	43	43	74
75	45	43	44	43.33333	43.33333	75
76	46	43.5	45	43.66667	43.66667	76

【図 38】

図 38

図34に示すサブゲイン制御回路の動作を説明するための図(その3)

※剰余が0のときP31、剰余が1,2のときP32、
余剰が3のときP33、それ以外はP34を選択

AA	P31	P32	P33	P34	BB	表示
77	44	44.5	43	45.66667	44	77
78	45	45	44	46	45	78
79	46	45.5	45	46.33333	45.5	79
80	47	46	46	46.66667	46	80
81	48	46.5	47	47	47	81
82	49	47	48	47.33333	47.33333	82
83	50	47.5	49	47.66667	47.66667	83
84	48	48.5	47	49.66667	48	84
85	49	49	48	50	49	85
86	50	49.5	49	50.33333	49.5	86
87	51	50	50	50.66667	50	87
88	52	50.5	51	51	51	88
89	53	51	52	51.33333	51.33333	89
90	54	51.5	53	51.66667	51.66667	90
91	52	52.5	51	53.66667	52	91
92	53	53	52	54	53	92
93	54	53.5	53	54.33333	53.5	93
94	55	54	54	54.66667	54	94
95	56	54.5	55	55	55	95
96	57	55	56	55.33333	55.33333	96
97	58	55.5	57	55.66667	55.66667	97
98	56	56.5	55	57.66667	56	98
99	57	57	56	58	57	99
100	58	57.5	57	58.33333	57.5	100
101	59	58	58	58.66667	58	101
102	60	58.5	59	59	59	102
103	61	59	60	59.33333	59.33333	103
104	62	59.5	61	59.66667	59.66667	104
105	60	60.5	59	61.66667	60	105
106	61	61	60	62	61	106
107	62	61.5	61	62.33333	61.5	107
108	63	62	62	62.66667	62	108
109	64	62.5	63	63	63	109
110	65	63	64	63.33333	63.33333	110
111	66	63.5	65	63.66667	63.66667	111
112	64	64.5	63	65.66667	64	112
113	65	65	64	66	65	113
114	66	65.5	65	66.33333	65.5	114
115	67	66	66	66.66667	66	115

【図 39】

図 39

図34に示すサブゲイン制御回路の動作を説明するための図(その4)

※剰余が0のときP31、剰余が1,2のときP32、
 剰余が3のときP33、それ以外はP34を選択

AA	P31	P32	P33	P34	BB	表示
116	68	66.5	67	67	67	116
117	69	67	68	67.33333	67.33333	117
118	70	67.5	69	67.66667	67.66667	118
119	68	68.5	67	69.66667	68	119
120	69	69	68	70	69	120
121	70	69.5	69	70.33333	69.5	121
122	71	70	70	70.66667	70	122
123	72	70.5	71	71	71	123
124	73	71	72	71.33333	71.33333	124
125	74	71.5	73	71.66667	71.66667	125
126	72	72.5	71	73.66667	72	126
127	73	73	72	74	73	127
128	74	73.5	73	74.33333	73.5	128
129	75	74	74	74.66667	74	129
130	76	74.5	75	75	75	130
131	77	75	76	75.33333	75.33333	131
132	78	75.5	77	75.66667	75.66667	132
133	76	76.5	75	77.66667	76	133
134	77	77	76	78	77	134
135	78	77.5	77	78.33333	77.5	135
136	79	78	78	78.66667	78	136
137	80	78.5	79	79	79	137
138	81	79	80	79.33333	79.33333	138
139	82	79.5	81	79.66667	79.66667	139
140	80	80.5	79	81.66667	80	140
141	81	81	80	82	81	141
142	82	81.5	81	82.33333	81.5	142
143	83	82	82	82.66667	82	143
144	84	82.5	83	83	83	144
145	85	83	84	83.33333	83.33333	145
146	86	83.5	85	83.66667	83.66667	146
147	84	84.5	83	85.66667	84	147
148	85	85	84	86	85	148
149	86	85.5	85	86.33333	85.5	149
150	87	86	86	86.66667	86	150
151	88	86.5	87	87	87	151
152	89	87	88	87.33333	87.33333	152
153	90	87.5	89	87.66667	87.66667	153
154	88	88.5	87	89.66667	88	154

【図 40】

図 40

図34に示すサブゲイン制御回路の動作を説明するための図(その5)

※剰余が0のときP31、剰余が1,2のときP32、
余剰が3のときP33、それ以外はP34を選択

AA	P31	P32	P33	P34	BB	表示
155	89	89	88	90	89	155
156	90	89.5	89	90.33333	89.5	156
157	91	90	90	90.66667	90	157
158	92	90.5	91	91	91	158
159	93	91	92	91.33333	91.33333	159
160	94	91.5	93	91.66667	91.66667	160
161	92	92.5	91	93.66667	92	161
162	93	93	92	94	93	162
163	94	93.5	93	94.33333	93.5	163
164	95	94	94	94.66667	94	164
165	96	94.5	95	95	95	165
166	97	95	96	95.33333	95.33333	166
167	98	95.5	97	95.66667	95.66667	167
168	96	96.5	95	97.66667	96	168
169	97	97	96	98	97	169
170	98	97.5	97	98.33333	97.5	170
171	99	98	98	98.66667	98	171
172	100	98.5	99	99	99	172
173	101	99	100	99.33333	99.33333	173
174	102	99.5	101	99.66667	99.66667	174
175	100	100.5	99	101.6667	100	175
176	101	101	100	102	101	176
177	102	101.5	101	102.3333	101.5	177
178	103	102	102	102.6667	102	178
179	104	102.5	103	103	103	179
180	105	103	104	103.3333	103.3333	180
181	106	103.5	105	103.6667	103.6667	181
182	104	104.5	103	105.6667	104	182
183	105	105	104	106	105	183
184	106	105.5	105	106.3333	105.5	184
185	107	106	106	106.6667	106	185
186	108	106.5	107	107	107	186
187	109	107	108	107.3333	107.3333	187
188	110	107.5	109	107.6667	107.6667	188
189	108	108.5	107	109.6667	108	189
190	109	109	108	110	109	190
191	110	109.5	109	110.3333	109.5	191
192	111	110	110	110.6667	110	192
193	112	110.5	111	111	111	193

【図 41】

図 41

図34に示すサブゲイン制御回路の動作を説明するための図(その6)

※剰余が0のときP31、剰余が1,2のときP32、
 剰余が3のときP33、それ以外はP34を選択

AA	P31	P32	P33	P34	BB	表示
194	113	111	112	111.3333	111.3333	194
195	114	111.5	113	111.6667	111.6667	195
196	112	112.5	111	113.6667	112	196
197	113	113	112	114	113	197
198	114	113.5	113	114.3333	113.5	198
199	115	114	114	114.6667	114	199
200	116	114.5	115	115	115	200
201	117	115	116	115.3333	115.3333	201
202	118	115.5	117	115.6667	115.6667	202
203	116	116.5	115	117.6667	116	203
204	117	117	116	118	117	204
205	118	117.5	117	118.3333	117.5	205
206	119	118	118	118.6667	118	206
207	120	118.5	119	119	119	207
208	121	119	120	119.3333	119.3333	208
209	122	119.5	121	119.6667	119.6667	209
210	120	120.5	119	121.6667	120	210
211	121	121	120	122	121	211
212	122	121.5	121	122.3333	121.5	212
213	123	122	122	122.6667	122	213
214	124	122.5	123	123	123	214
215	125	123	124	123.3333	123.3333	215
216	126	123.5	125	123.6667	123.6667	216
217	124	124.5	123	125.6667	124	217
218	125	125	124	126	125	218
219	126	125.5	125	126.3333	125.5	219
220	127	126	126	126.6667	126	220
221	128	126.5	127	127	127	221
222	129	127	128	127.3333	127.3333	222
223	130	127.5	129	127.6667	127.6667	223
224	128	128.5	127	129.6667	128	224
225	129	129	128	130	129	225
226	130	129.5	129	130.3333	129.5	226
227	131	130	130	130.6667	130	227
228	132	130.5	131	131	131	228
229	133	131	132	131.3333	131.3333	229
230	134	131.5	133	131.6667	131.6667	230
231	132	132.5	131	133.6667	132	231
232	133	133	132	134	133	232

【図 4 2】

図 42

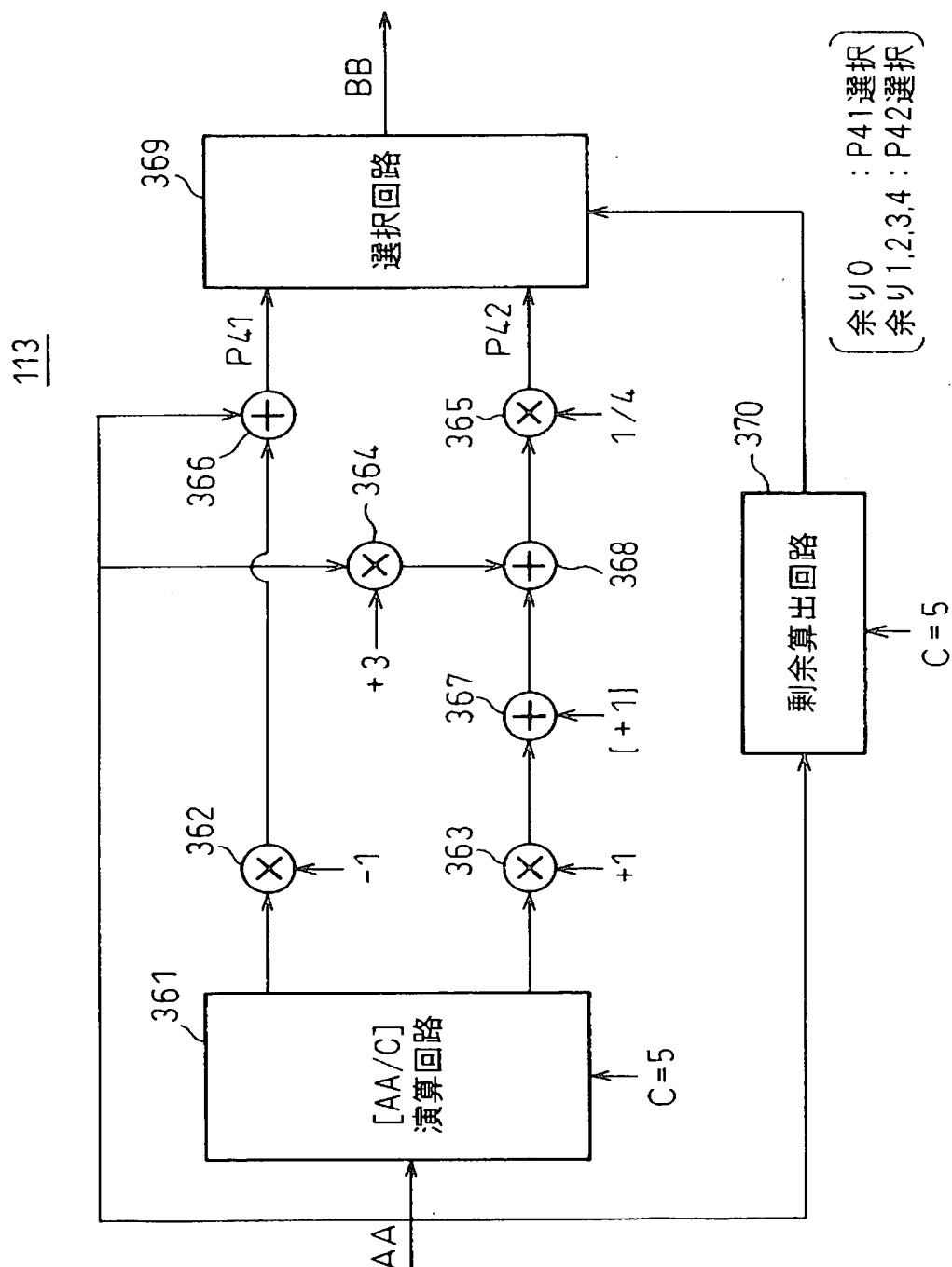
図34に示すサブゲイン制御回路の動作を説明するための図(その7)

※剰余が0のときP31、剰余が1,2のときP32、
 剰余が3のときP33、それ以外はP34を選択

AA	P31	P32	P33	P34	BB	表示
233	134	133.5	133	134.3333	133.5	233
234	135	134	134	134.6667	134	234
235	136	134.5	135	135	135	235
236	137	135	136	135.3333	135.3333	236
237	138	135.5	137	135.6667	135.6667	237
238	136	136.5	135	137.6667	136	238
239	137	137	136	138	137	239
240	138	137.5	137	138.3333	137.5	240
241	139	138	138	138.6667	138	241
242	140	138.5	139	139	139	242
243	141	139	140	139.3333	139.3333	243
244	142	139.5	141	139.6667	139.6667	244
245	140	140.5	139	141.6667	140	245
246	141	141	140	142	141	246
247	142	141.5	141	142.3333	141.5	247
248	143	142	142	142.6667	142	248
249	144	142.5	143	143	143	249
250	145	143	144	143.3333	143.3333	250
251	146	143.5	145	143.6667	143.6667	251
252	144	144.5	143	145.6667	144	252
253	145	145	144	146	145	253
254	146	145.5	145	146.3333	145.5	254
255	147	146	146	146.6667	146	255
256	148	146.5	147	147	147	256

【図43】

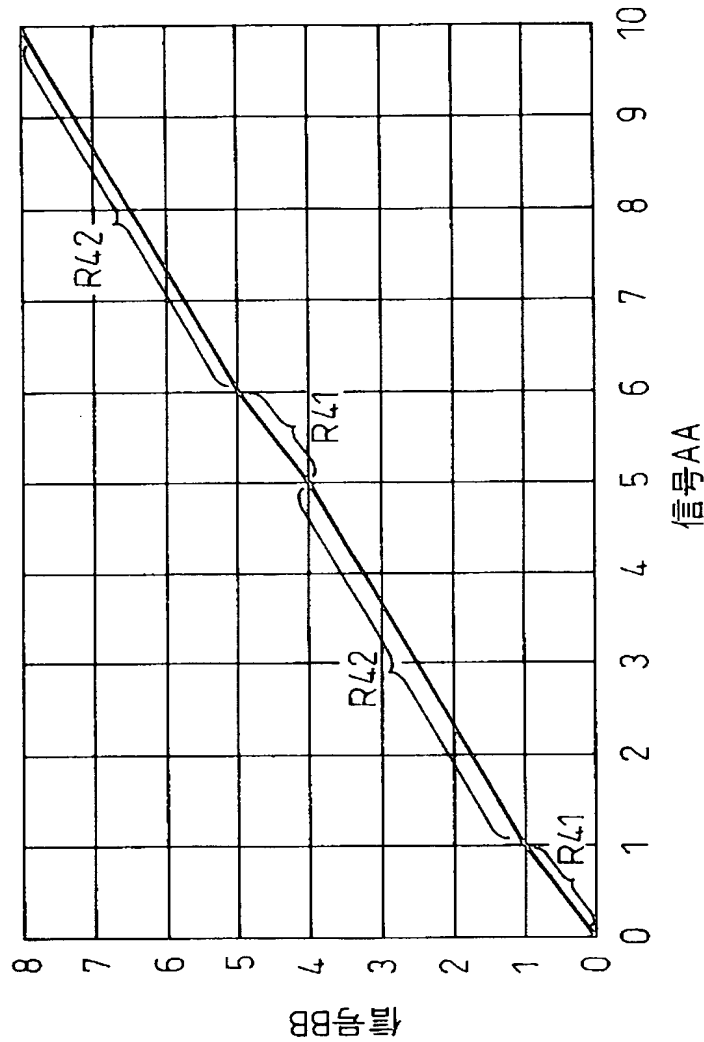
図43 本発明に係るプラズマディスプレイ装置の第4実施例におけるサブゲイン制御回路を概略的に示すブロック図



【図 4 4】

图 44

図43に示すサブゲイン制御回路を説明するための図



＜信号AAと信号BBの関係式＞

領域	R41	$5 \times k$	\geq	信号	$AA < 5 \times k + 1$: 傾き	1	切片	$-k \times 3$
領域	R42	$5 \times k + 1$	\geq <td>信号</td> <td>$AA < 5 \times (k + 1)$</td> <td>: 傾き</td> <td>$3/4$</td> <td>切片</td> <td>$(1/4) \times (k + 1)$</td>	信号	$AA < 5 \times (k + 1)$: 傾き	$3/4$	切片	$(1/4) \times (k + 1)$

($k=0.1.2.\dots$)

【図 45】

図 45

図43に示すサブゲイン制御回路の動作を説明するための図(その1)

※剰余が0のときP41、それ以外はP42を選択

AA	P41	P42	BB	表示
0	0	0.25	0	0
1	1	1	1	1
2	2	1.75	1.75	2
3	3	2.5	2.5	3
4	4	3.25	3.25	4
5	4	4.25	4	5
6	5	5	5	6
7	6	5.75	5.75	7
8	7	6.5	6.5	8
9	8	7.25	7.25	9
10	8	8.25	8	10
11	9	9	9	11
12	10	9.75	9.75	12
13	11	10.5	10.5	13
14	12	11.25	11.25	14
15	12	12.25	12	15
16	13	13	13	16
17	14	13.75	13.75	17
18	15	14.5	14.5	18
19	16	15.25	15.25	19
20	16	16.25	16	20
21	17	17	17	21
22	18	17.75	17.75	22
23	19	18.5	18.5	23
24	20	19.25	19.25	24
25	20	20.25	20	25
26	21	21	21	26
27	22	21.75	21.75	27
28	23	22.5	22.5	28
29	24	23.25	23.25	29
30	24	24.25	24	30
31	25	25	25	31
32	26	25.75	25.75	32
33	27	26.5	26.5	33
34	28	27.25	27.25	34
35	28	28.25	28	35
36	29	29	29	36
37	30	29.75	29.75	37

【図 46】

図 46

図43に示すサブゲイン制御回路の動作を説明するための図(その2)

※剰余が0のときP41、それ以外はP42を選択

AA	P41	P42	BB	發示
38	31	30.5	30.5	38
39	32	31.25	31.25	39
40	32	32.25	32	40
41	33	33	33	41
42	34	33.75	33.75	42
43	35	34.5	34.5	43
44	36	35.25	35.25	44
45	36	36.25	36	45
46	37	37	37	46
47	38	37.75	37.75	47
48	39	38.5	38.5	48
49	40	39.25	39.25	49
50	40	40.25	40	50
51	41	41	41	51
52	42	41.75	41.75	52
53	43	42.5	42.5	53
54	44	43.25	43.25	54
55	44	44.25	44	55
56	45	45	45	56
57	46	45.75	45.75	57
58	47	46.5	46.5	58
59	48	47.25	47.25	59
60	48	48.25	48	60
61	49	49	49	61
62	50	49.75	49.75	62
63	51	50.5	50.5	63
64	52	51.25	51.25	64
65	52	52.25	52	65
66	53	53	53	66
67	54	53.75	53.75	67
68	55	54.5	54.5	68
69	56	55.25	55.25	69
70	56	56.25	56	70
71	57	57	57	71
72	58	57.75	57.75	72
73	59	58.5	58.5	73
74	60	59.25	59.25	74
75	60	60.25	60	75
76	61	61	61	76

【図 47】

図 47

図43に示すサブゲイン制御回路の動作を説明するための図(その3)

※剰余が0のときP41、それ以外はP42を選択

AA	P41	P42	BB	表示
77	62	61.75	61.75	77
78	63	62.5	62.5	78
79	64	63.25	63.25	79
80	64	64.25	64	80
81	65	65	65	81
82	66	65.75	65.75	82
83	67	66.5	66.5	83
84	68	67.25	67.25	84
85	68	68.25	68	85
86	69	69	69	86
87	70	69.75	69.75	87
88	71	70.5	70.5	88
89	72	71.25	71.25	89
90	72	72.25	72	90
91	73	73	73	91
92	74	73.75	73.75	92
93	75	74.5	74.5	93
94	76	75.25	75.25	94
95	76	76.25	76	95
96	77	77	77	96
97	78	77.75	77.75	97
98	79	78.5	78.5	98
99	80	79.25	79.25	99
100	80	80.25	80	100
101	81	81	81	101
102	82	81.75	81.75	102
103	83	82.5	82.5	103
104	84	83.25	83.25	104
105	84	84.25	84	105
106	85	85	85	106
107	86	85.75	85.75	107
108	87	86.5	86.5	108
109	88	87.25	87.25	109
110	88	88.25	88	110
111	89	89	89	111
112	90	89.75	89.75	112
113	91	90.5	90.5	113
114	92	91.25	91.25	114
115	92	92.25	92	115

【図 48】

図 48

図43に示すサブゲイン制御回路の動作を説明するための図(その4)

※剰余が0のときP41、それ以外はP42を選択

AA	P41	P42	BB	表示
116	93	93	93	116
117	94	93.75	93.75	117
118	95	94.5	94.5	118
119	96	95.25	95.25	119
120	96	96.25	96	120
121	97	97	97	121
122	98	97.75	97.75	122
123	99	98.5	98.5	123
124	100	99.25	99.25	124
125	100	100.25	100	125
126	101	101	101	126
127	102	101.75	101.75	127
128	103	102.5	102.5	128
129	104	103.25	103.25	129
130	104	104.25	104	130
131	105	105	105	131
132	106	105.75	105.75	132
133	107	106.5	106.5	133
134	108	107.25	107.25	134
135	108	108.25	108	135
136	109	109	109	136
137	110	109.75	109.75	137
138	111	110.5	110.5	138
139	112	111.25	111.25	139
140	112	112.25	112	140
141	113	113	113	141
142	114	113.75	113.75	142
143	115	114.5	114.5	143
144	116	115.25	115.25	144
145	116	116.25	116	145
146	117	117	117	146
147	118	117.75	117.75	147
148	119	118.5	118.5	148
149	120	119.25	119.25	149
150	120	120.25	120	150
151	121	121	121	151
152	122	121.75	121.75	152
153	123	122.5	122.5	153
154	124	123.25	123.25	154

【図 49】

図 49

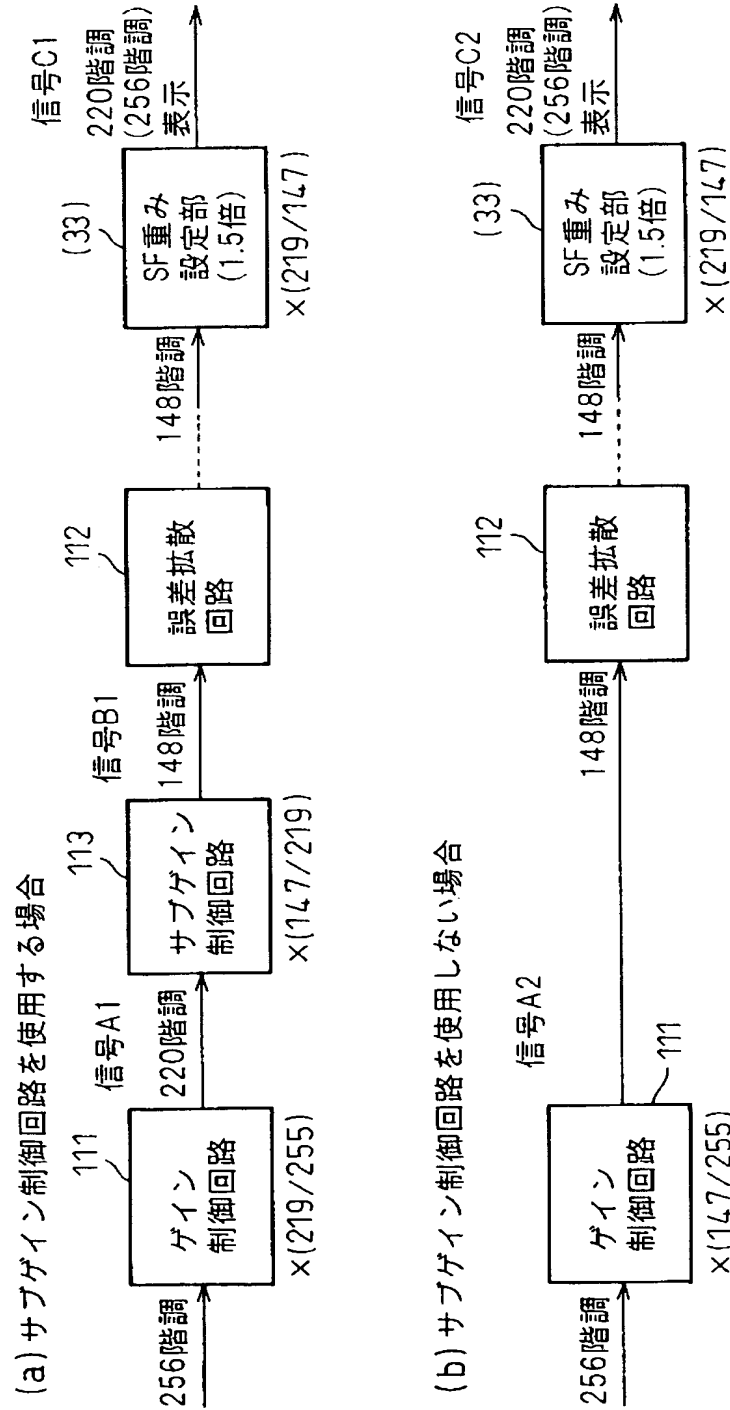
図43に示すサブゲイン制御回路の動作を説明するための図(その5)

※剰余が0のときP41、それ以外はP42を選択

AA	P41	P42	BB	表示
155	124	124.25	124	155
156	125	125	125	156
157	126	125.75	125.75	157
158	127	126.5	126.5	158
159	128	127.25	127.25	159
160	128	128.25	128	160
161	129	129	129	161
162	130	129.75	129.75	162
163	131	130.5	130.5	163
164	132	131.25	131.25	164
165	132	132.25	132	165
166	133	133	133	166
167	134	133.75	133.75	167
168	135	134.5	134.5	168
169	136	135.25	135.25	169
170	136	136.25	136	170
171	137	137	137	171
172	138	137.75	137.75	172
173	139	138.5	138.5	173
174	140	139.25	139.25	174
175	140	140.25	140	175
176	141	141	141	176
177	142	141.75	141.75	177
178	143	142.5	142.5	178
179	144	143.25	143.25	179
180	144	144.25	144	180
181	145	145	145	181
182	146	145.75	145.75	182
183	147	146.5	146.5	183
184	148	147.25	147.25	184

【図 50】

図 50
プラズマディスプレイ装置において、サブゲイン制御回路を使用する場合と使用しない場合の構成を比較して示す要部のブロック図



【図51】

図51

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その1)

サブゲイン制御回路有り				サブゲイン制御回路無し				出力信号精度の誤差					
入力信号	信号A1	演算(1)	演算(2)	信号B1	小紋部	小紋部	信号C1	信号A2	小紋部	小紋部	信号C2	表示1	表示2
256階調	220階調			148階調	α	$1-\alpha$	220階調	147階調	β	$1-\beta$	220階調	A1-C1	A1-C2
0	0	0	0.5	0	0	0	0	0	0	0	0	0	0
1	0.85	0.85	0.925	0.85	0.85	0.15	0.85	0.57	0.57	0.43	0.57	0	0.28
2	1.71	1.71	1.355	1.355	0.355	0.645	1.71	1.14	0.14	0.86	1.28	0	0.43
3	2.57	2.57	1.785	1.785	0.785	0.215	2.57	1.71	0.71	0.29	2.42	0	0.15
4	3.43	2.43	2.715	2.43	0.43	0.57	3.43	2.29	0.29	0.71	3.29	0	0.14
5	4.29	3.29	3.145	3.145	0.145	0.855	4.29	2.86	0.86	0.14	3.86	0	0.43
6	5.15	4.15	3.575	3.575	0.575	0.425	5.15	3.43	0.43	0.57	4.86	0	0.29
7	6.01	4.01	4.505	4.01	0.01	0.99	6.01	4	0	0	0	0	6.01
8	6.87	4.87	4.935	4.87	0.87	0.13	6.87	4.58	0.58	0.42	6.58	0	0.29
9	7.72	5.72	5.36	5.36	0.36	0.64	7.72	5.15	0.15	0.85	7.3	0	0.42
10	8.58	6.58	5.79	5.79	0.79	0.21	8.58	5.72	0.72	0.28	8.44	0	0.14
11	9.44	6.44	6.72	6.44	0.44	0.56	9.44	6.29	0.29	0.71	9.29	0	0.15
12	10.3	7.3	7.15	7.15	0.15	0.85	10.3	6.87	0.87	0.13	9.87	0	0.43
13	11.16	8.16	7.58	7.58	0.58	0.42	11.16	7.44	0.44	0.56	10.88	0	0.28
14	12.02	8.02	8.51	8.02	0.02	0.98	12.02	8.01	0.01	0.99	12.01	0	0.01
15	12.88	8.88	8.94	8.88	0.88	0.12	12.88	8.58	0.58	0.42	12.58	0	0.3
16	13.74	9.74	9.37	9.37	0.37	0.63	13.74	9.16	0.16	0.84	13.32	0	0.42
17	14.6	10.6	9.8	9.8	0.8	0.2	14.6	9.73	0.73	0.27	14.46	0	0.14
18	15.45	10.45	10.725	10.45	0.45	0.55	15.45	10.3	0.3	0.7	15.3	0	0.15
19	16.31	11.31	11.155	11.155	0.155	0.845	16.31	10.87	0.87	0.13	15.87	0	0.44
20	17.17	12.17	11.585	11.585	0.585	0.415	17.17	11.45	0.45	0.55	16.9	0	0.27
21	18.03	12.03	12.515	12.03	0.03	0.97	18.03	12.02	0.02	0.98	18.02	0	0.01
22	18.89	12.89	12.945	12.89	0.89	0.11	18.89	12.59	0.59	0.41	18.59	0	0.3
23	19.75	13.75	13.375	13.375	0.375	0.625	19.75	13.16	0.16	0.84	19.32	0	0.43
24	20.61	14.61	13.805	13.805	0.805	0.195	20.61	13.74	0.74	0.26	20.48	0	0.13
25	21.47	14.47	14.735	14.47	0.47	0.53	21.47	14.31	0.31	0.69	21.31	0	0.16
26	22.32	15.32	15.16	15.16	0.16	0.84	22.32	14.88	0.88	0.12	21.88	0	0.44
27	23.18	16.18	15.59	15.59	0.59	0.41	23.18	15.45	0.45	0.55	22.9	0	0.28

【図 52】

図 52

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その2)

サブゲイン制御回路有り				サブゲイン制御回路無し				出力信号精度の誤差					
入力信号	信号A1	演算(1)	演算(2)	信号B1	小紋部	小紋部	信号C1	信号A2	小紋部	小紋部	信号C2	表示1	表示2
256階調	220階調			148階調	α	$1-\alpha$	220階調	147階調	β	$1-\beta$	220階調	A1-C1	A1-C2
28	24.04	16.04	16.52	16.04	0.04	0.96	24.04	16.03	0.03	0.97	24.03	0	0.01
29	24.9	16.9	16.95	16.9	0.9	0.1	24.9	16.6	0.6	0.4	24.6	0	0.3
30	25.76	17.76	17.38	17.38	0.38	0.62	25.76	17.17	0.17	0.83	25.34	0	0.42
31	26.62	18.62	17.81	17.81	0.81	0.19	26.62	17.74	0.74	0.26	26.48	0	0.14
32	27.48	18.48	18.74	18.48	0.48	0.52	27.48	18.32	0.32	0.68	27.32	0	0.16
33	28.34	19.34	19.17	19.17	0.17	0.83	28.34	18.89	0.89	0.11	27.89	0	0.45
34	29.2	20.2	19.6	19.6	0.6	0.4	29.2	19.46	0.46	0.54	28.92	0	0.28
35	30.05	20.05	20.525	20.05	0.05	0.95	30.05	20.03	0.03	0.97	30.03	0	0.02
36	30.91	20.91	20.955	20.91	0.91	0.09	30.91	20.61	0.61	0.39	30.61	0	0.3
37	31.77	21.77	21.385	21.385	0.385	0.615	31.77	21.18	0.18	0.82	31.36	0	0.41
38	32.63	22.63	21.815	21.815	0.815	0.185	32.63	21.75	0.75	0.25	32.5	0	0.13
39	33.49	22.49	22.745	22.49	0.49	0.51	33.49	22.32	0.32	0.68	33.32	0	0.17
40	34.35	23.35	23.175	23.175	0.175	0.825	34.35	22.9	0.9	0.1	33.9	0	0.45
41	35.21	24.21	23.605	23.605	0.605	0.395	35.21	23.47	0.47	0.53	34.94	0	0.27
42	36.07	24.07	24.535	24.07	0.07	0.93	36.07	24.04	0.04	0.96	36.04	0	0.03
43	36.92	24.92	24.96	24.92	0.92	0.08	36.92	24.61	0.61	0.39	36.61	0	0.31
44	37.78	25.78	25.39	25.39	0.39	0.61	37.78	25.19	0.19	0.81	37.38	0	0.4
45	38.64	26.64	25.82	25.82	0.82	0.18	38.64	25.76	0.76	0.24	38.52	0	0.12
46	39.5	26.5	26.75	26.5	0.5	0.5	39.5	26.33	0.33	0.67	39.33	0	0.17
47	40.36	27.36	27.18	27.18	0.18	0.82	40.36	26.9	0.9	0.1	39.9	0	0.46
48	41.22	28.22	27.61	27.61	0.61	0.39	41.22	27.48	0.48	0.52	40.96	0	0.26
49	42.08	28.08	28.54	28.08	0.08	0.92	42.08	28.05	0.05	0.95	42.05	0	0.03
50	42.94	28.94	28.97	28.94	0.94	0.06	42.94	28.62	0.62	0.38	42.62	0	0.32
51	43.8	29.8	29.4	29.4	0.4	0.6	43.8	29.2	0.2	0.8	43.4	0	0.4
52	44.65	30.65	29.825	29.825	0.825	0.175	44.65	29.77	0.77	0.23	44.54	0	0.11
53	45.51	30.51	30.755	30.51	0.51	0.49	45.51	30.34	0.34	0.66	45.34	0	0.17
54	46.37	31.37	31.185	31.185	0.185	0.815	46.37	30.91	0.91	0.09	45.91	0	0.46
55	47.23	32.23	31.615	31.615	0.615	0.385	47.23	31.49	0.49	0.51	46.98	0	0.25

【図 53】

図 53

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その3)

入力番号 256階調	サブゲイン制御回路有り				サブゲイン制御回路無し				出力信号精度の誤差				
	値A1 220階調	演算(1)	演算(2)	値B1 148階調	小数部 α	小数部 $1-\alpha$	値C1 220階調	値A2 147階調	小数部 β	小数部 $1-\beta$	値C2 220階調	表示1 A1-C1	表示2 A1-C2
56	48.09	32.09	32.545	32.09	0.09	0.91	48.09	32.06	0.06	0.94	48.06	0	0.03
57	48.95	32.95	32.975	32.95	0.95	0.05	48.95	32.63	0.63	0.37	48.63	0	0.32
58	49.81	33.81	33.405	33.405	0.405	0.595	49.81	33.2	0.2	0.8	49.4	0	0.41
59	50.67	34.67	33.835	33.835	0.835	0.165	50.67	33.78	0.78	0.22	50.56	0	0.11
60	51.52	34.52	34.76	34.52	0.52	0.48	51.52	34.35	0.35	0.65	51.35	0	0.17
61	52.38	35.38	35.19	35.19	0.19	0.81	52.38	34.92	0.92	0.08	51.92	0	0.46
62	53.24	36.24	35.62	35.62	0.62	0.38	53.24	35.49	0.49	0.51	52.98	0	0.26
63	54.1	36.1	36.55	36.1	0.1	0.9	54.1	36.07	0.07	0.93	54.07	0	0.03
64	54.96	36.96	36.98	36.96	0.96	0.04	54.96	36.64	0.64	0.36	54.64	0	0.32
65	55.82	37.82	37.41	37.41	0.41	0.59	55.82	37.21	0.21	0.79	55.42	0	0.4
66	56.68	38.68	37.84	37.84	0.84	0.16	56.68	37.78	0.78	0.22	56.56	0	0.12
67	57.54	38.54	38.77	38.54	0.54	0.46	57.54	38.36	0.36	0.64	57.36	0	0.18
68	58.4	39.4	39.2	39.2	0.2	0.8	58.4	38.93	0.93	0.07	57.93	0	0.47
69	59.25	40.25	39.625	39.625	0.625	0.375	59.25	39.5	0.5	0.5	59	0	0.25
70	60.11	40.11	40.555	40.11	0.11	0.89	60.11	40.07	0.07	0.93	60.07	0	0.04
71	60.97	40.97	40.985	40.97	0.97	0.03	60.97	40.65	0.65	0.35	60.65	0	0.32
72	61.83	41.83	41.415	41.415	0.415	0.585	61.83	41.22	0.22	0.78	61.44	0	0.39
73	62.69	42.69	41.845	41.845	0.845	0.155	62.69	41.79	0.79	0.21	62.58	0	0.11
74	63.55	42.55	42.775	42.55	0.55	0.45	63.55	42.36	0.36	0.64	63.36	0	0.19
75	64.41	43.41	43.205	43.205	0.205	0.795	64.41	42.94	0.94	0.06	63.94	0	0.47
76	65.27	44.27	43.635	43.635	0.635	0.365	65.27	43.51	0.51	0.49	65.02	0	0.25
77	66.12	44.12	44.56	44.12	0.12	0.88	66.12	44.08	0.08	0.92	66.08	0	0.04
78	66.98	44.98	44.99	44.98	0.98	0.02	66.98	44.65	0.65	0.35	66.65	0	0.33
79	67.84	45.84	45.42	45.42	0.42	0.58	67.84	45.23	0.23	0.77	67.46	0	0.38
80	68.7	46.7	45.85	45.85	0.85	0.15	68.7	45.8	0.8	0.2	68.6	0	0.1
81	69.56	46.56	46.78	46.56	0.56	0.44	69.56	46.37	0.37	0.63	69.37	0	0.19
82	70.42	47.42	47.21	47.21	0.21	0.79	70.42	46.94	0.94	0.06	69.94	0	0.48
83	71.28	48.28	47.64	47.64	0.64	0.36	71.28	47.52	0.52	0.48	71.04	0	0.24

【図 54】

図 54

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その4)

サブゲイン制御回路有り													
入力信号	値号A1	演算(1)	演算(2)	値号B1	小数部	小数部	1- α	値号C1	値号A2	小数部	小数部	出力信号精度の誤差	
256階調	220階調			148階調	α			220階調	147階調	β	1- β	表示1 A1-C1	表示2 A1-C2
84	72.14	48.14	48.57	48.14	0.14	0.86	72.14	48.09	0.09	0.91	72.09	0	0.05
85	73	49	49	49	0	1	73	48.66	0.66	0.34	72.66	0	0.34
86	73.85	49.85	49.425	49.425	0.425	0.575	73.85	49.23	0.23	0.77	73.46	0	0.39
87	74.71	50.71	49.855	49.855	0.855	0.145	74.71	49.81	0.81	0.19	74.62	0	0.09
88	75.57	50.57	50.785	50.57	0.57	0.43	75.57	50.38	0.38	0.62	75.38	0	0.19
89	76.43	51.43	51.215	51.215	0.215	0.785	76.43	50.95	0.95	0.05	75.95	0	0.48
90	77.29	52.29	51.645	51.645	0.645	0.355	77.29	51.52	0.52	0.48	77.04	0	0.25
91	78.15	52.15	52.575	52.15	0.15	0.85	78.15	52.1	0.1	0.9	78.1	0	0.05
92	79.01	53.01	53.005	53.005	0.005	0.995	79.01	52.67	0.67	0.33	78.67	0	0.34
93	79.87	53.87	53.435	53.435	0.435	0.565	79.87	53.24	0.24	0.76	79.48	0	0.39
94	80.72	54.72	53.86	53.86	0.86	0.14	80.72	53.81	0.81	0.19	80.62	0	0.1
95	81.58	54.58	54.79	54.58	0.58	0.42	81.58	54.39	0.39	0.61	81.39	0	0.19
96	82.44	55.44	55.22	55.22	0.22	0.78	82.44	54.96	0.96	0.04	81.96	0	0.48
97	83.3	56.3	55.65	55.65	0.65	0.35	83.3	55.53	0.53	0.47	83.06	0	0.24
98	84.16	56.16	56.58	56.16	0.16	0.84	84.16	56.1	0.1	0.9	84.1	0	0.06
99	85.02	57.02	57.01	57.01	0.01	0.99	85.02	56.68	0.68	0.32	84.68	0	0.34
100	85.88	57.88	57.44	57.44	0.44	0.56	85.88	57.25	0.25	0.75	85.5	0	0.38
101	86.74	58.74	57.87	57.87	0.87	0.13	86.74	57.82	0.82	0.18	86.64	0	0.1
102	87.6	58.6	58.8	58.6	0.6	0.4	87.6	58.4	0.4	0.6	87.4	0	0.2
103	88.45	59.45	59.225	59.225	0.225	0.775	88.45	58.97	0.97	0.03	87.97	0	0.48
104	89.31	60.31	59.655	59.655	0.655	0.345	89.31	59.54	0.54	0.46	89.08	0	0.23
105	90.17	60.17	60.585	60.17	0.17	0.83	90.17	60.11	0.11	0.89	90.11	0	0.06
106	91.03	61.03	61.015	61.015	0.015	0.985	91.03	60.69	0.69	0.31	90.69	0	0.34
107	91.89	61.89	61.445	61.445	0.445	0.555	91.89	61.26	0.26	0.74	91.52	0	0.37
108	92.75	62.75	61.875	61.875	0.875	0.125	92.75	61.83	0.83	0.17	92.66	0	0.09
109	93.61	62.61	62.805	62.61	0.61	0.39	93.61	62.4	0.4	0.6	93.4	0	0.21
110	94.47	63.47	63.235	63.235	0.235	0.765	94.47	62.98	0.98	0.02	93.98	0	0.49
111	95.32	64.32	63.66	63.66	0.66	0.34	95.32	63.55	0.55	0.45	95.1	0	0.22

【図 5 5】

图 55

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その5)

入力値号 256階調	サブゲイン制御回路有り										サブゲイン制御回路無し				出力信号精度の誤差	
	値号A1 220階調	演算(1)	演算(2)	値号B1 148階調	小數部 α	小數部 $1-\alpha$	値号C1 220階調	値号A2 147階調	小數部 β	小數部 $1-\beta$	値号C2 220階調	表示1 A1-C1	表示2 A1-C2	誤差		
112	96.18	64.18	64.59	64.18	0.18	0.82	96.18	64.12	0.12	0.88	96.12	0	0	0.06		
113	97.04	65.04	65.02	65.02	0.02	0.98	97.04	64.69	0.69	0.31	96.69	0	0	0.35		
114	97.9	65.9	65.45	65.45	0.45	0.55	97.9	65.27	0.27	0.73	97.54	0	0	0.36		
115	98.76	66.76	65.88	65.88	0.88	0.12	98.76	65.84	0.84	0.16	98.88	0	0	0.08		
116	99.62	66.62	66.81	66.62	0.62	0.38	99.62	66.41	0.41	0.59	99.41	0	0	0.21		
117	100.48	67.48	67.24	67.24	0.24	0.76	100.48	66.98	0.98	0.02	99.98	0	0	0.5		
118	101.34	68.34	67.67	67.67	0.67	0.33	101.34	67.56	0.56	0.44	101.12	0	0	0.22		
119	102.2	68.2	68.6	68.2	0.2	0.8	102.2	68.13	0.13	0.87	102.13	0	0	0.07		
120	103.05	69.05	69.025	69.025	0.025	0.975	103.05	68.7	0.7	0.3	102.7	0	0	0.35		
121	103.91	69.91	69.455	69.455	0.455	0.545	103.91	69.27	0.27	0.73	103.54	0	0	0.37		
122	104.77	70.77	69.885	69.885	0.885	0.115	104.77	69.85	0.85	0.15	104.7	0	0	0.07		
123	105.63	70.63	70.815	70.63	0.63	0.37	105.63	70.42	0.42	0.58	105.42	0	0	0.21		
124	106.49	71.49	71.245	71.245	0.245	0.755	106.49	70.99	0.99	0.01	105.99	0	0	0.5		
125	107.35	72.35	71.675	71.675	0.675	0.325	107.35	71.56	0.56	0.44	107.12	0	0	0.23		
126	108.21	72.21	72.605	72.21	0.21	0.79	108.21	72.14	0.14	0.86	108.14	0	0	0.07		
127	109.07	73.07	73.035	73.035	0.035	0.965	109.07	72.71	0.71	0.29	108.71	0	0	0.36		
128	109.92	73.92	73.46	73.46	0.46	0.54	109.92	73.28	0.28	0.72	109.56	0	0	0.36		
129	110.78	74.78	73.89	73.89	0.89	0.11	110.78	73.85	0.85	0.15	110.7	0	0	0.08		
130	111.64	74.64	74.82	74.64	0.64	0.36	111.64	74.43	0.43	0.57	111.43	0	0	0.21		
131	112.5	75.5	75.25	75.25	0.25	0.75	112.5	75	0	1	112	0	0	0.5		
132	113.36	76.36	75.68	75.68	0.68	0.32	113.36	75.57	0.57	0.43	113.14	0	0	0.22		
133	114.22	76.22	76.61	76.22	0.22	0.78	114.22	76.14	0.14	0.86	114.14	0	0	0.08		
134	115.08	77.08	77.04	77.04	0.04	0.96	115.08	76.72	0.72	0.28	114.72	0	0	0.36		
135	115.94	77.94	77.47	77.47	0.47	0.53	115.94	77.29	0.29	0.71	115.58	0	0	0.36		
136	116.8	78.8	77.9	77.9	0.9	0.1	116.8	77.86	0.86	0.14	116.72	0	0	0.08		
137	117.65	78.65	78.825	78.65	0.65	0.35	117.65	78.43	0.43	0.57	117.43	0	0	0.22		
138	118.51	79.51	79.255	79.255	0.255	0.745	118.51	79.01	0.01	0.99	118.02	0	0	0.49		
139	119.37	80.37	79.695	79.695	0.695	0.305	119.37	79.58	0.58	0.42	119.16	0	0	0.21		

【図 56】

図 56

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その6)

サブゲイン制御回路有り															
入力信号 256階調	信号A1 220階調	演算(1)		演算(2)		信号B1 148階調	小数部 α	小数部 $1-\alpha$	信号C1 220階調	サブゲイン制御回路無し			出力信号精度の誤差		
										信号A2 147階調	β	小数部 $1-\beta$	信号C2 220階調	表示1 A1-C1	表示2 A1-C2
140	120.23	80.23	80.615	80.23	0.23	0.77	120.23	80.15	0.15	0.85	120.15	0	0.08		
141	121.09	81.09	81.045	81.045	0.045	0.955	121.09	80.72	0.72	0.28	120.72	0	0.37		
142	121.95	81.95	81.475	81.475	0.475	0.525	121.95	81.3	0.3	0.7	121.6	0	0.35		
143	122.81	82.81	81.905	81.905	0.905	0.095	122.81	81.87	0.87	0.13	122.74	0	0.07		
144	123.67	82.67	82.835	82.67	0.67	0.33	123.67	82.44	0.44	0.56	123.44	0	0.23		
145	124.52	83.52	83.26	83.26	0.26	0.74	124.52	83.01	0.01	0.99	124.02	0	0.5		
146	125.38	84.38	83.69	83.69	0.69	0.31	125.38	83.59	0.59	0.41	125.18	0	0.2		
147	126.24	84.24	84.62	84.24	0.24	0.76	126.24	84.16	0.16	0.84	126.16	0	0.08		
148	127.1	85.1	85.05	85.05	0.05	0.95	127.1	84.73	0.73	0.27	126.73	0	0.37		
149	127.96	85.96	85.48	85.48	0.48	0.52	127.96	85.3	0.3	0.7	127.6	0	0.36		
150	128.82	86.82	85.91	85.91	0.91	0.09	128.82	85.88	0.88	0.12	128.76	0	0.06		
151	129.68	86.68	86.84	86.68	0.68	0.32	129.68	86.45	0.45	0.55	129.45	0	0.23		
152	130.54	87.54	87.27	87.27	0.27	0.73	130.54	87.02	0.02	0.98	130.04	0	0.5		
153	131.4	88.4	87.7	87.7	0.7	0.3	131.4	87.6	0.6	0.4	131.2	0	0.2		
154	132.25	88.25	88.625	88.25	0.25	0.75	132.25	88.17	0.17	0.83	132.17	0	0.08		
155	133.11	89.11	89.055	89.055	0.055	0.945	133.11	88.74	0.74	0.26	132.74	0	0.37		
156	133.97	89.97	89.485	89.485	0.485	0.515	133.97	89.31	0.31	0.69	133.62	0	0.35		
157	134.83	90.83	89.915	89.915	0.915	0.085	134.83	89.89	0.89	0.11	134.78	0	0.05		
158	135.69	90.69	90.845	90.69	0.69	0.31	135.69	90.46	0.46	0.54	135.46	0	0.23		
159	136.55	91.55	91.275	91.275	0.275	0.725	136.55	91.03	0.03	0.97	136.06	0	0.49		
160	137.41	92.41	91.705	91.705	0.705	0.295	137.41	91.6	0.6	0.4	137.2	0	0.21		
161	138.27	92.27	92.635	92.27	0.27	0.73	138.27	92.18	0.18	0.82	138.18	0	0.09		
162	139.12	93.12	93.06	93.06	0.06	0.94	139.12	92.75	0.75	0.25	138.75	0	0.37		
163	139.98	93.98	93.49	93.49	0.49	0.51	139.98	93.32	0.32	0.68	139.64	0	0.34		
164	140.84	94.84	93.92	93.92	0.92	0.08	140.84	93.89	0.89	0.11	140.78	0	0.06		
165	141.7	94.7	94.85	94.7	0.7	0.3	141.7	94.47	0.47	0.53	141.47	0	0.23		
166	142.56	95.56	95.28	95.28	0.28	0.72	142.56	95.04	0.04	0.96	142.08	0	0.48		
167	143.42	96.42	95.71	95.71	0.71	0.29	143.42	95.61	0.61	0.39	143.22	0	0.2		

【図 57】

図 57

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その7)

入力信号 256階調	サブゲイン制御回路有り				サブゲイン制御回路無し				出力信号精度の誤差				
	信号A1 220階調	演算(1)	演算(2)	信号B1 148階調	小数部 α	小数部 $1-\alpha$	信号C1 220階調	信号A2 147階調	小数部 β	小数部 $1-\beta$	信号C2 220階調	表示1 A1-C1	表示2 A1-C2
168	144.28	96.28	96.64	96.28	0.28	0.72	144.28	96.18	0.18	0.82	144.18	0	0.1
169	145.14	97.14	97.07	97.07	0.07	0.93	145.14	96.76	0.76	0.24	144.76	0	0.38
170	146	98	97.5	97.5	0.5	0.5	146	97.33	0.33	0.67	145.66	0	0.34
171	146.85	98.85	97.925	97.925	0.925	0.075	146.85	97.9	0.9	0.1	146.8	0	0.05
172	147.71	98.71	98.855	98.71	0.71	0.29	147.71	98.47	0.47	0.53	147.47	0	0.24
173	148.57	99.57	99.285	99.285	0.285	0.715	148.57	99.05	0.05	0.95	148.1	0	0.47
174	149.43	100.43	99.715	99.715	0.715	0.285	149.43	99.62	0.62	0.38	149.24	0	0.19
175	150.29	100.29	100.65	100.29	0.29	0.71	150.29	100.19	0.19	0.81	150.19	0	0.1
176	151.15	101.15	101.08	101.075	0.075	0.925	151.15	100.76	0.76	0.24	150.76	0	0.39
177	152.01	102.01	101.51	101.505	0.505	0.495	152.01	101.34	0.34	0.66	151.68	0	0.33
178	152.87	102.87	101.94	101.935	0.935	0.065	152.87	101.91	0.91	0.09	152.82	0	0.05
179	153.72	102.72	102.86	102.72	0.72	0.28	153.72	102.48	0.48	0.52	153.48	0	0.24
180	154.58	103.58	103.29	103.29	0.29	0.71	154.58	103.05	0.05	0.95	154.1	0	0.48
181	155.44	104.44	103.72	103.72	0.72	0.28	155.44	103.63	0.63	0.37	155.26	0	0.18
182	156.3	104.3	104.65	104.3	0.3	0.7	156.3	104.2	0.2	0.8	156.2	0	0.1
183	157.16	105.16	105.08	105.08	0.08	0.92	157.16	104.77	0.77	0.23	156.77	0	0.39
184	158.02	106.02	105.51	105.51	0.51	0.49	158.02	105.34	0.34	0.66	157.68	0	0.34
185	158.88	106.88	105.94	105.94	0.94	0.06	158.88	105.92	0.92	0.08	158.84	0	0.04
186	159.74	106.74	106.87	106.74	0.74	0.26	159.74	106.49	0.49	0.51	159.49	0	0.25
187	160.6	107.6	107.3	107.3	0.3	0.7	160.6	107.06	0.06	0.94	160.12	0	0.48
188	161.45	108.45	107.73	107.725	0.725	0.275	161.45	107.63	0.63	0.37	161.26	0	0.19
189	162.31	108.31	108.66	108.31	0.31	0.69	162.31	108.21	0.21	0.79	162.21	0	0.1
190	163.17	109.17	109.09	109.085	0.085	0.915	163.17	108.78	0.78	0.22	162.78	0	0.39
191	164.03	110.03	109.52	109.515	0.515	0.485	164.03	109.35	0.35	0.65	163.7	0	0.33
192	164.89	110.89	109.95	109.945	0.945	0.055	164.89	109.92	0.92	0.08	164.84	0	0.05
193	165.75	110.75	110.88	110.75	0.75	0.25	165.75	110.5	0.5	0.5	165.5	0	0.25
194	166.61	111.61	111.31	111.305	0.305	0.695	166.61	111.07	0.07	0.93	166.14	0	0.47
195	167.47	112.47	111.74	111.735	0.735	0.265	167.47	111.64	0.64	0.36	167.28	0	0.19

【図58】

図58

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その8)

入力信号 256階調	サブゲイン制御回路有り				サブゲイン制御回路無し				出力信号精度の誤差				
	信号A1 220階調	演算(1)	演算(2)	信号B1 148階調	小数部 α	小数部 $1-\alpha$	信号C1 220階調	信号A2 147階調	小数部 β	小数部 $1-\beta$	信号C2 220階調	表示1 A1-C1	表示2 A1-C2
196	168.32	112.32	112.66	112.32	0.32	0.68	168.32	112.21	0.21	0.79	168.21	0	0.11
197	169.18	113.18	113.09	113.09	0.09	0.91	169.18	112.79	0.79	0.21	168.79	0	0.39
198	170.04	114.04	113.52	113.52	0.52	0.48	170.04	113.36	0.36	0.64	169.72	0	0.32
199	170.9	114.9	113.95	113.95	0.95	0.05	170.9	113.93	0.93	0.07	170.86	0	0.04
200	171.76	114.76	114.88	114.76	0.76	0.24	171.76	114.5	0.5	0.5	171.5	0	0.26
201	172.62	115.62	115.31	115.31	0.31	0.69	172.62	115.08	0.08	0.92	172.16	0	0.46
202	173.48	116.48	115.74	115.74	0.74	0.26	173.48	115.65	0.65	0.35	173.3	0	0.18
203	174.34	116.34	116.67	116.34	0.34	0.66	174.34	116.22	0.22	0.78	174.22	0	0.12
204	175.2	117.2	117.1	117.1	0.1	0.9	175.2	116.8	0.8	0.2	174.8	0	0.4
205	176.05	118.05	117.53	117.525	0.525	0.475	176.05	117.37	0.37	0.63	175.74	0	0.31
206	176.91	118.91	117.96	117.955	0.955	0.045	176.91	117.94	0.94	0.06	176.88	0	0.03
207	177.77	118.77	118.89	118.77	0.77	0.23	177.77	118.51	0.51	0.49	177.51	0	0.26
208	178.63	119.63	119.32	119.315	0.315	0.685	178.63	119.09	0.09	0.91	178.18	0	0.45
209	179.49	120.49	119.75	119.745	0.745	0.255	179.49	119.66	0.66	0.34	179.32	0	0.17
210	180.35	120.35	120.68	120.35	0.35	0.65	180.35	120.23	0.23	0.77	180.23	0	0.12
211	181.21	121.21	121.11	121.105	0.105	0.895	181.21	120.8	0.8	0.2	180.8	0	0.41
212	182.07	122.07	121.54	121.535	0.535	0.465	182.07	121.38	0.38	0.62	181.76	0	0.31
213	182.92	122.92	121.96	121.96	0.96	0.04	182.92	121.95	0.95	0.05	182.9	0	0.02
214	183.78	123.78	122.89	122.88	0.78	0.22	183.78	122.52	0.52	0.48	183.52	0	0.26
215	184.64	123.64	123.32	123.32	0.32	0.68	184.64	123.09	0.09	0.91	184.18	0	0.46
216	185.5	124.5	123.75	123.75	0.75	0.25	185.5	123.67	0.67	0.33	185.34	0	0.16
217	186.36	124.36	124.68	124.36	0.36	0.64	186.36	124.24	0.24	0.76	186.24	0	0.12
218	187.22	125.22	125.11	125.11	0.11	0.89	187.22	124.81	0.81	0.19	186.81	0	0.41
219	188.08	126.08	125.54	125.54	0.54	0.46	188.08	125.38	0.38	0.62	187.76	0	0.32
220	188.94	126.94	125.97	125.97	0.97	0.03	188.94	125.96	0.96	0.04	188.92	0	0.02
221	189.8	126.8	126.9	126.8	0.8	0.2	189.8	126.53	0.53	0.47	189.53	0	0.27
222	190.65	127.65	127.33	127.325	0.325	0.675	190.65	127.1	0.1	0.9	190.2	0	0.45
223	191.51	128.51	127.76	127.755	0.755	0.245	191.51	127.67	0.67	0.33	191.34	0	0.17

【図 59】

図 59

本発明に係るプラズマディスプレイ装置において、サブゲイン制御回路を使用することによる効果を説明するための図(その9)

サブゲイン制御回路有り				サブゲイン制御回路無し				出力信号精度の誤差					
入力信号	演算A1	演算(1)	演算(2)	信号B1	小数部	小数部	信号C1	信号A2	小数部	小数部	信号C2	表示1	表示2
256階調	220階調			148階調	α	$1-\alpha$	220階調	147階調	β	$1-\beta$	220階調	A1-C1	A1-C2
224	192.37	128.37	128.69	128.37	0.37	0.63	192.37	128.25	0.25	0.75	192.25	0	0.12
225	193.23	129.23	129.12	129.115	0.115	0.885	193.23	128.82	0.82	0.18	192.82	0	0.41
226	194.09	130.09	129.55	129.545	0.545	0.455	194.09	129.39	0.39	0.61	193.78	0	0.31
227	194.95	130.95	129.98	129.975	0.975	0.025	194.95	129.96	0.96	0.04	194.92	0	0.03
228	195.81	130.81	130.91	130.81	0.81	0.19	195.81	130.54	0.54	0.46	195.54	0	0.27
229	196.67	131.67	131.34	131.335	0.335	0.665	196.67	131.11	0.11	0.89	196.22	0	0.45
230	197.52	132.52	131.76	131.76	0.76	0.24	197.52	131.68	0.68	0.32	197.36	0	0.16
231	198.38	132.38	132.69	132.38	0.38	0.62	198.38	132.25	0.25	0.75	198.25	0	0.13
232	199.24	133.24	133.12	133.12	0.12	0.88	199.24	132.83	0.83	0.17	198.83	0	0.41
233	200.1	134.1	133.55	133.55	0.55	0.45	200.1	133.4	0.4	0.6	199.8	0	0.3
234	200.96	134.96	133.98	133.98	0.98	0.02	200.96	133.97	0.97	0.03	200.94	0	0.02
235	201.82	134.82	134.91	134.82	0.82	0.18	201.82	134.54	0.54	0.46	201.54	0	0.28
236	202.68	135.68	135.34	135.34	0.34	0.66	202.68	135.12	0.12	0.88	202.24	0	0.44
237	203.54	136.54	135.77	135.77	0.77	0.23	203.54	135.69	0.69	0.31	203.38	0	0.16
238	204.4	136.4	136.7	136.4	0.4	0.6	204.4	136.26	0.26	0.74	204.26	0	0.14
239	205.25	137.25	137.13	137.125	0.125	0.875	205.25	136.83	0.83	0.17	204.83	0	0.42
240	206.11	138.11	137.56	137.555	0.555	0.445	206.11	137.41	0.41	0.59	205.82	0	0.29
241	206.97	138.97	137.99	137.985	0.985	0.015	206.97	137.98	0.98	0.02	206.96	0	0.01
242	207.83	138.83	138.92	138.83	0.83	0.17	207.83	138.55	0.55	0.45	207.55	0	0.28
243	208.69	139.69	139.35	139.345	0.345	0.655	208.69	139.12	0.12	0.88	208.24	0	0.45
244	209.55	140.55	139.78	139.775	0.775	0.225	209.55	139.7	0.7	0.3	209.4	0	0.15
245	210.41	140.41	140.71	140.41	0.41	0.59	210.41	140.27	0.27	0.73	210.27	0	0.14
246	211.27	141.27	141.14	141.135	0.135	0.865	211.27	140.84	0.84	0.16	210.84	0	0.43
247	212.12	142.12	141.56	141.56	0.56	0.44	212.12	141.41	0.41	0.59	211.82	0	0.3
248	212.98	142.98	141.99	141.99	0.99	0.01	212.98	141.99	0.99	0.01	212.98	0	0
249	213.84	142.84	142.92	142.84	0.84	0.16	213.84	142.56	0.56	0.44	213.56	0	0.28
250	214.7	143.7	143.35	143.35	0.35	0.65	214.7	143.13	0.13	0.87	214.26	0	0.44
251	215.56	144.56	143.78	143.78	0.78	0.22	215.56	143.7	0.7	0.3	215.4	0	0.16

【書類名】 要約書

【要約】

【課題】 従来、動画疑似輪郭を低減するディスプレイ装置は、例えば、メインパスからサブパスに切り替えたときの誤差拡散によるノイズが気になったり、階調変換テーブルとしてメモリを使用するためにハード構成が大きくなっていた。

【解決手段】 発光時間長によって輝度表現を行うと共に、サブフィールド法を用いて階調表示を行うディスプレイ装置であって、入力信号の階調数を圧縮して第1階調数の第1の中間画像信号A Aを出力するゲイン制御回路111と、前記第1の中間画像信号を受け取り、該第1の中間画像信号の階調数を再圧縮して第2階調数の第2の中間画像信号B Bを出力するサブゲイン制御回路113と、該第2の中間画像信号を受け取り、誤差拡散処理により階調数を疑似的に増加する誤差拡散回路112とを備えるように構成する。

【選択図】 図8

特願 2 0 0 3 - 1 8 7 7 0 2

出 願 人 履 歴 情 報

識別番号

[5 9 9 1 3 2 7 0 8]

1. 変更年月日

1 9 9 9 年 9 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号

氏 名

富士通日立プラズマディスプレイ株式会社